

The background features a large, faint watermark of the Damascus University logo. The logo is circular, containing Arabic calligraphy at the top and bottom, and a central emblem with a sunburst and a lamp. The text "Damascus University" is written in English at the bottom of the circle.

# **Logic Circuits Course**

**Damascus University  
Faculty of Medicine**

**Ch. 1**

## **Introductory Concepts**

**Dr. Hani Amasha**

## المحتويات

1. المقادير الرقمية والتماثلية.
2. الخانات الثنائية والمستويات المنطقية والمخططات المنطقية
3. العمليات المنطقية البسيطة
4. مقدمة لمفهوم النظم
5. الدارات المتكاملة ذات المهام المحددة

# 1. Digital and Analog Quantities

المقادير التماثلية والرقمية

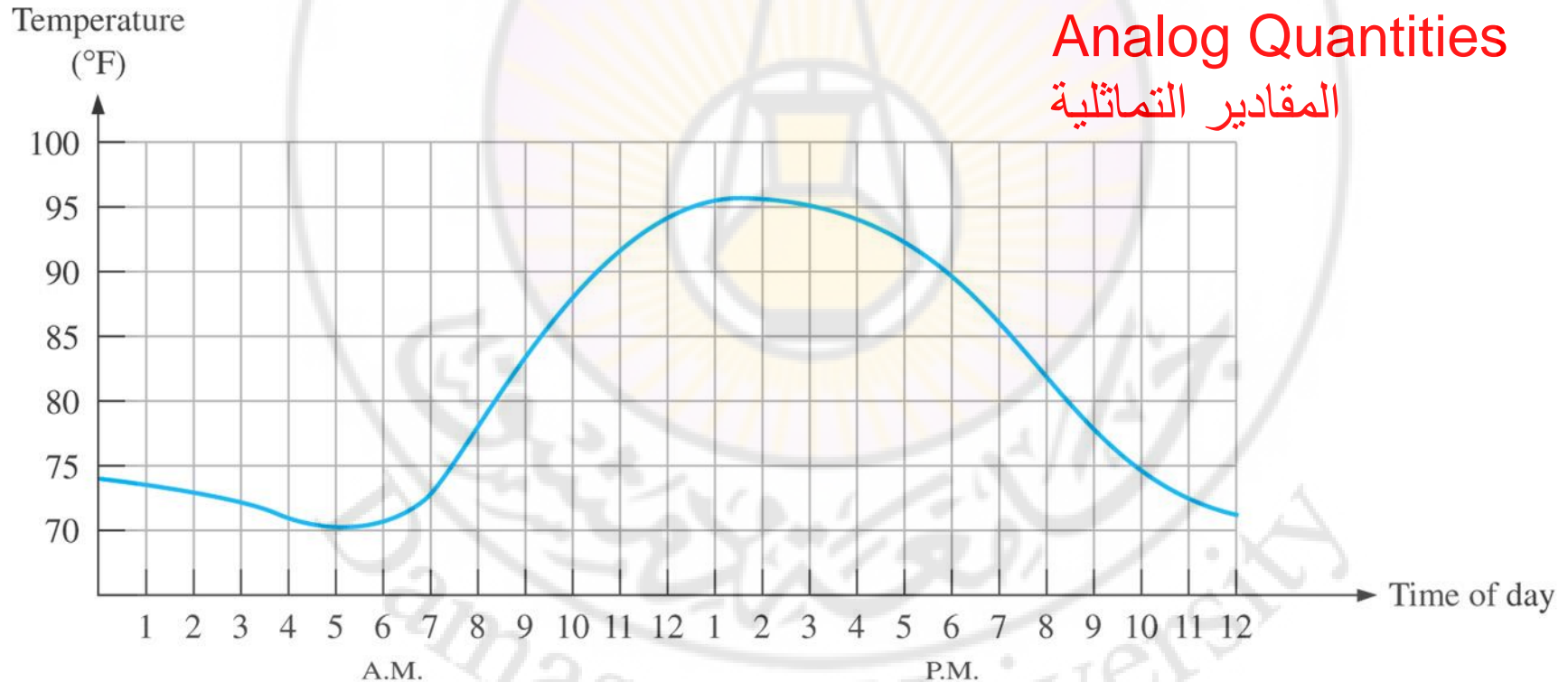


Figure 1-1 Graph of an analog quantity (temperature versus time).

## Discrete and digital Quantities

المقادير المتقطعة والرقمية

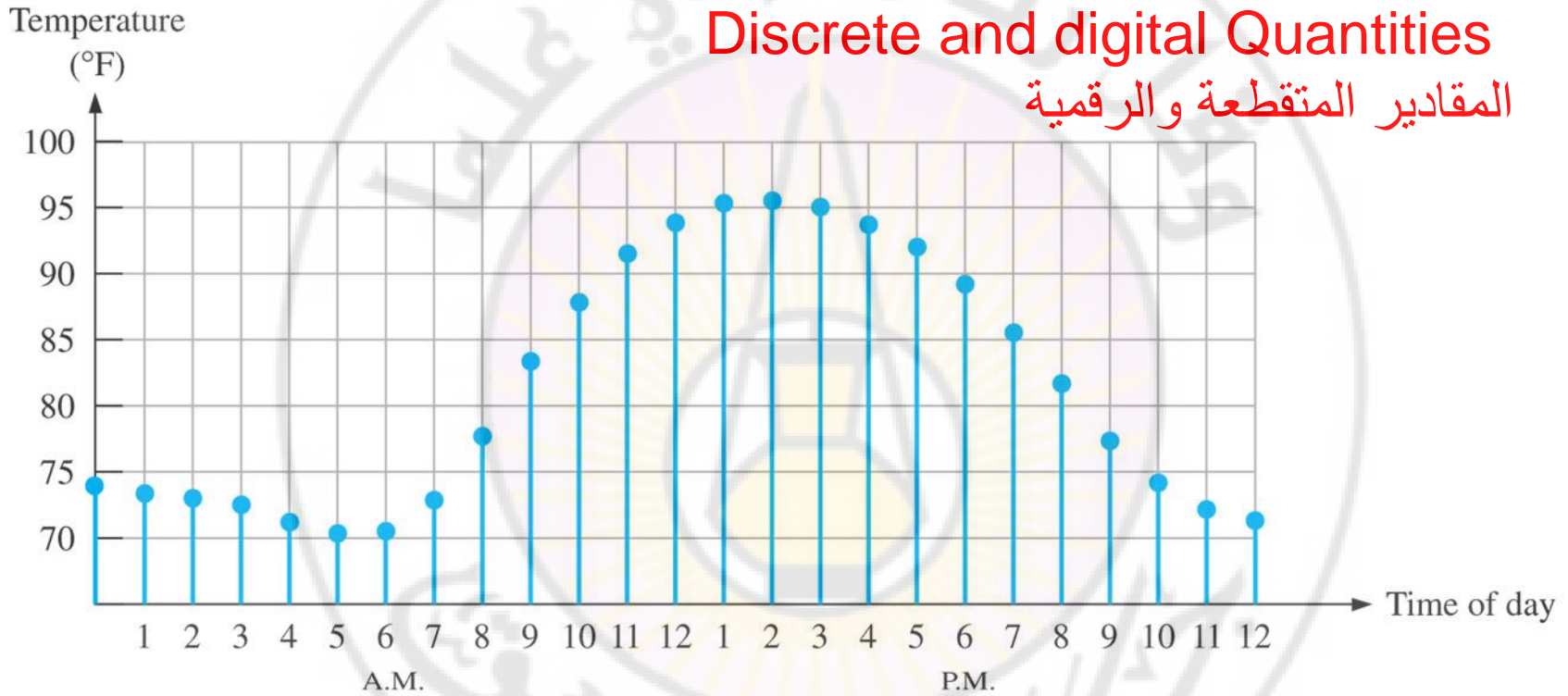


Figure 1-2 Sampled-value representation (quantization) of the analog quantity in Figure 1-1. Each value represented by a dot can be digitized by representing it as a digital code that consists of a series of 1s and 0s.

قيم تكميمية (تمثيل عبر عينات متقطعة) للقيم التماثلية الواردة بالشكل 1-1. كل قيمة تمثل بنقطة قابلة للتعبير عن رقم من خلال التعبير عنها برمز من الواحدات 1 و الأصفار 0

# An Analog Electronic System نظام الكتروني تشابهي

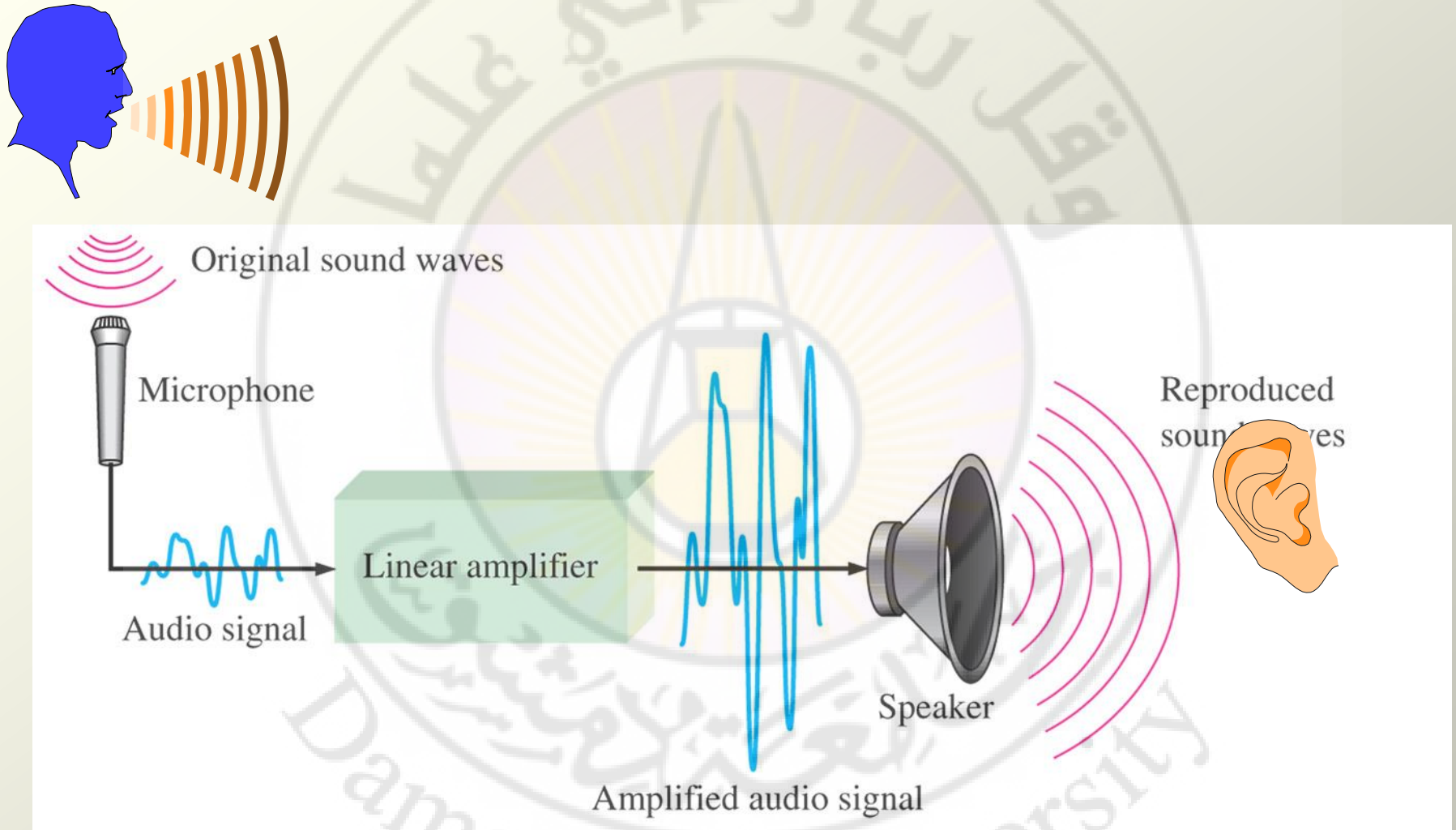


Figure 1-3 A basic audio public address system. نظام مخاطبة صوتي للعموم مبسط.

## Digital and Analog Quantities

- Analog quantities have continuous values  
الكميات التماثلية لها قيم مستمرة (طوال الوقت)
- Digital quantities have discrete sets of values  
الكميات الرقمية لها مجموعة من القيم المتقطعة.

Most natural quantities that we see are **analog** and vary continuously.

غالبية الكميات الطبيعية التي نقابلها هي تماثلية وتتغير بشكل مستمر ومتواصل.

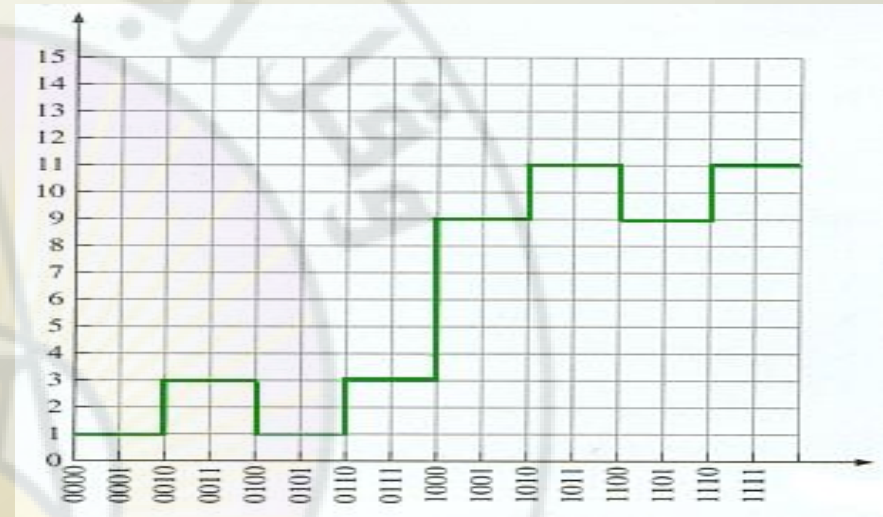
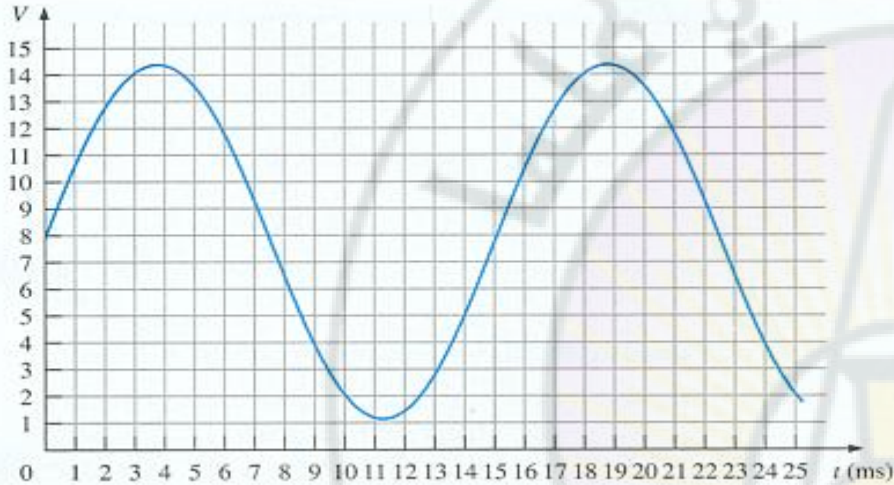
Analog systems can generally handle higher power than digital systems.

النظم التماثلية قادرة على التعامل مع استطاعات أعلى من تلك التي تتعامل معها النظم الرقمية

Digital systems can process, store, and transmit data more efficiently but can only assign discrete values to each point.

النظم الرقمية قادرة على معالجة وتخزين وارسال البيانات بفاعلية أكثر ولكنها تمتلك فقط قيم متقطعة لكل نقطة.

# Digital and Analog Quantities



Analog quantities have continuous values

الكميات التماثلية تمتلك قيما مستمرة (متواصلة)

Digital quantities have discrete sets of values

الكميات الرقمية لها مجموعة قيم متقطعة

## Digital and Analog Quantities

Types of electronic devices or instruments:

أنواع الأنظمة والتجهيزات الالكترونية

• Analog

تماثلي

• Digital

رقمي

• Combination analog and digital

خليط من رقمي و تماثلي

Is mobile device analog or digital or combination of them?

هل الموبايل جاز رقمي أم تماثلي أم مختلط بينهما



# Analog and Digital Systems

Many systems use a mix of analog and digital electronics to take advantage of each technology.

تستخدم العديد من الأنظمة مزيج من الإلكترونيات الرقمية والتماثلية للاستفادة من كلا التقنيتين.

A typical CD player accepts digital data from the CD drive and converts it to an analog signal for amplification.

إن جهاز تشغيل الأقراص المدمجة النموذجي يستقبل في دخله بيانات رقمية من سواقة القرص المدمج وتحولها لإشارة تماثلية ليتم تضخيمها.

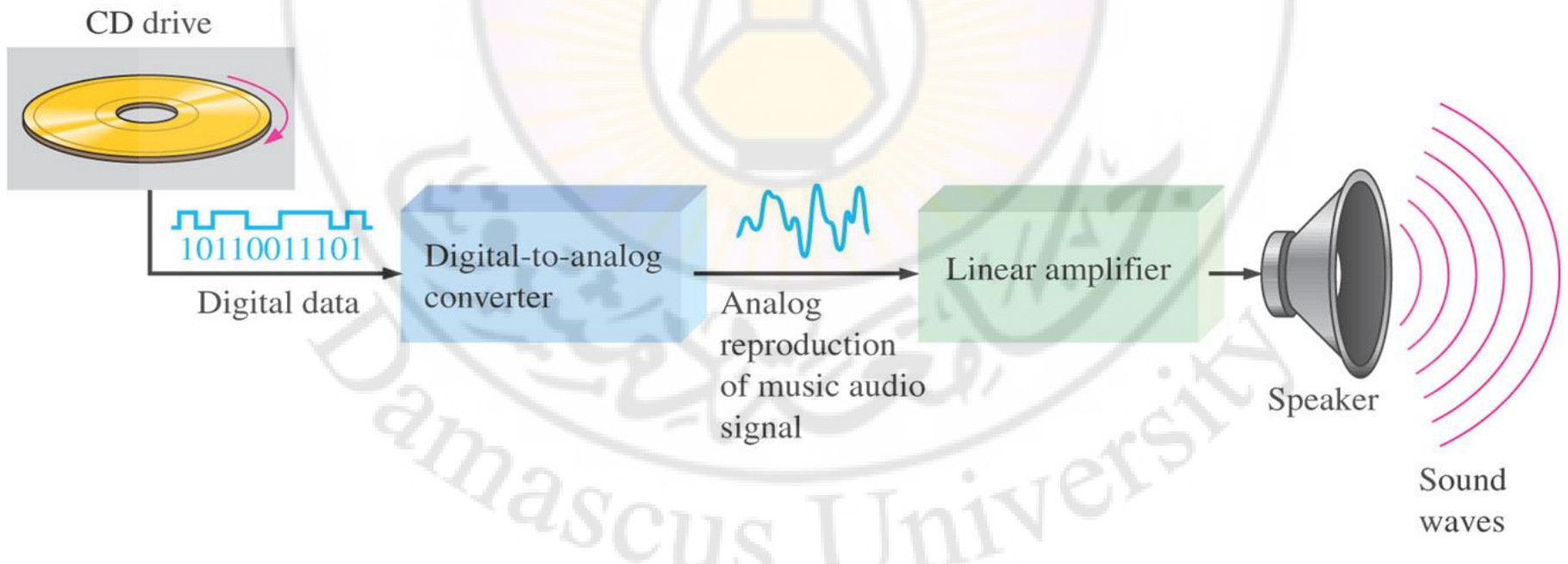
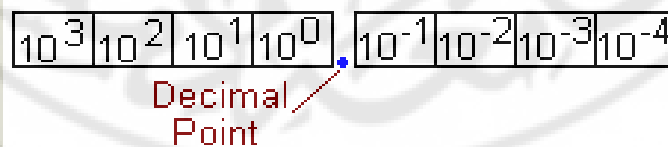


Figure 1-4 Basic block diagram of a CD player مخطط صندوقي أساسي لمشغل الأقراص المدمجة.

## 2. Binary Digits, Logic Levels, and Digital Waveforms

### Decimal Numbers

- The decimal number system has ten digits: 0, 1, 2, 3, 4, 5, 6, 7, 8, and 9
- The decimal numbering system has a base of 10 with each position weighted by a factor of 10:



# Binary Numbers

- The binary number system has two digits: 0 and 1  
إن لنظام العد الثنائي حالتين فقط صفر 0 وواحد 1
- The binary numbering system has a base of 2 with each position weighted by a factor of 2:  
في نظام العد الثنائي يكون الأساس 2 وكل خانة موزونة بعامل 2

POSITIVE POWERS OF TWO (WHOLE NUMBERS)								
$2^8$	$2^7$	$2^6$	$2^5$	$2^4$	$2^3$	$2^2$	$2^1$	$2^0$
256	128	64	32	16	8	4	2	1

# Binary Numbers

	<u>2 bits</u>	<u>3 bits</u>	<u>4 bits</u>	<u>5 bits</u>	<u>8 bits</u> word byte)
• 0	00	000	0000	00000	00000000
• 1	01	001	0001	00001	00000001
• 2	10	010	0010	00010	00000010
• 3	11	011	0011		
• 4		100	0100		
• 5		101	0101		
• 6		110	0110		
• 7		111	0111		
• 8			1000		
• 9			1001		
• 10			1010	01010	00001010

2 bits word represents 4 different codes  $2^2=4$

3 bits word gives  $2^3=8$  codes

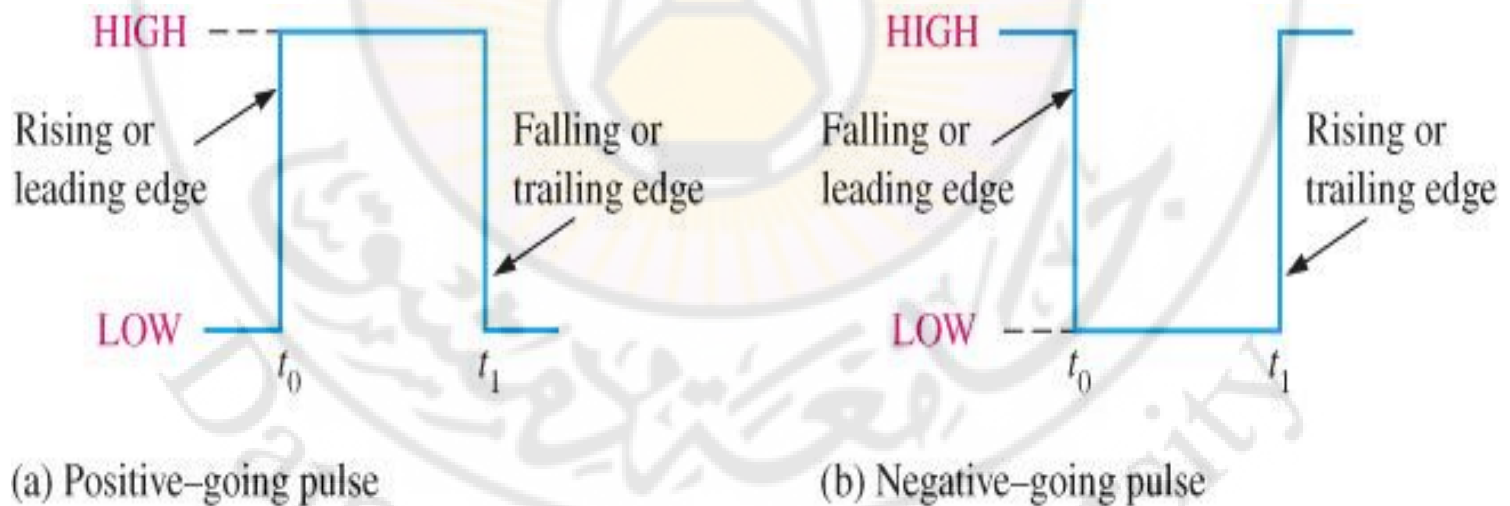
4 bits word gives  $2^4=16$  codes

8 bits word (byte) gives  $2^8=256$  codes,

n bits word gives  $2^n$  codes

# Digital Waveforms (pulse)

Binary values are also represented by voltage levels



# نبضة غير مثالية Non-ideal pulse

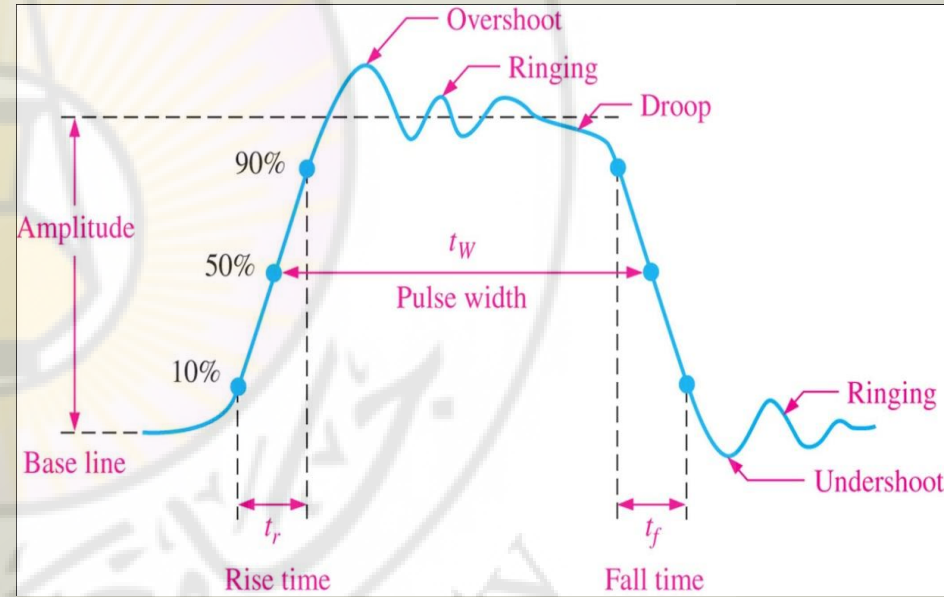
Actual pulses are not ideal but are described by the rise time, fall time, amplitude, and other characteristics.

النبضات الفعلية ليست مثالية ولكنها تتصف بزمن صعود وزمن هبوط ومطال ومواصفات أخرى

## Major parts of a digital pulse

الأجزاء الرئيسية في نبضة رقمية

- Base line: خط الأساس
- Amplitude المطال أو السعة
- Rise time ( $t_r$ ) زمن الصعود
- Pulse width ( $t_w$ ) عرض النبضة
- Fall time ( $t_f$ ) زمن الانحدار



# النبضات (الموجات) الدورية Periodic Pulse Waveforms

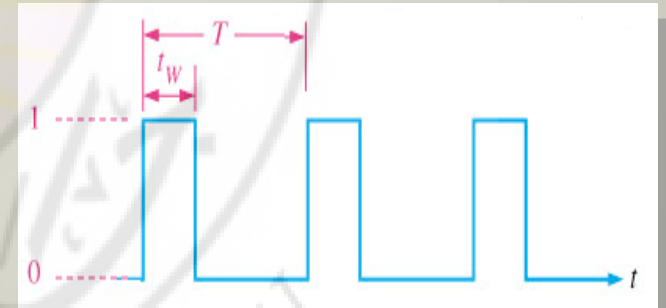
Periodic pulse waveforms are composed of pulses that repeats in a fixed interval called the **period**.

الموجات النبضية الدورية تتكون من فترات زمنية ثابتة تدعى الدور

The **frequency** is the rate it repeats and is measured in hertz.

التردد هو معدل تكرار النبضات أو الموجات في الثانية ويقاس بالهرتز

- $t_w$  = pulse width عرض النبضة
- $T$  = period of the waveform دور الموجة
- $f$  = frequency of the waveform تردد الموجة



$$f = \frac{1}{T} \quad T = \frac{1}{f}$$

Clock = periodic waveform

The duty cycle of a binary waveform is defined as:

$$\text{Duty cycle} = \left( \frac{t_w}{T} \right) 100\%$$

# A Digital Waveform carries binary information

When the Waveform is high, a binary 1 is represented, When low, a binary 0 is used. Each bit in a sequence occupies a defined time interval called a **bit time**

كل خانة في التسلسل تشغل فترة زمنية تدعى بزمن الخانة.

**The clock:** In digital systems, all waveform a are synchronized with a basic timing waveform called the **Clock**

في الأنظمة الرقمية كل الموجات يتم مزامنتها مع موجة التزامن الأساسية المسماة بالساعة.

The clock is a periodic waveform in which each interval between pulses (the period) equals the time for one bit.

الساعة عبارة عن موجة دورية تساوي الفترات الزمنية بها الزمن اللازم لخانة واحدة

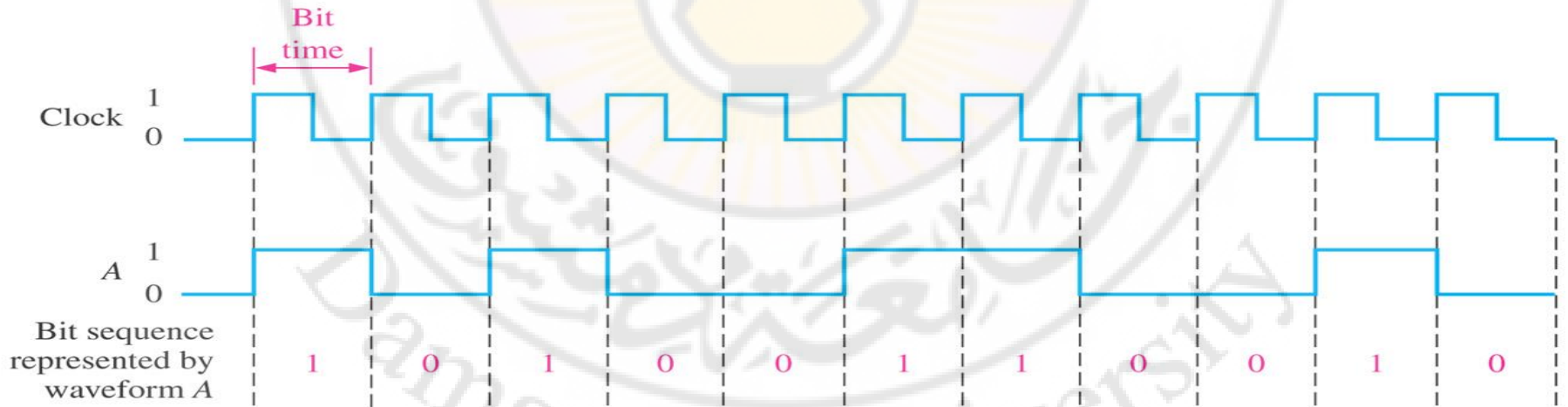


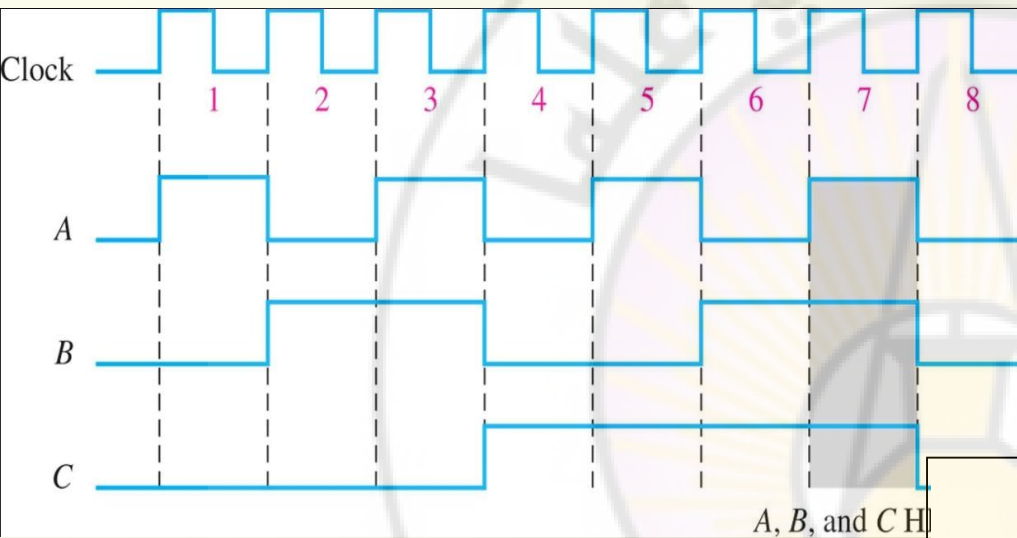
Figure 1-10 Example of a clock waveform synchronized with a waveform representation of a sequence of bits.

مثال على موجة الساعة المتزامنه مع تسلسل خانات الرقم



# Timing Diagram

A timing diagram is used to show the relationship between two or more digital waveforms,



A diagram like this can be observed directly on a logic analyzer.



Figure 1.11 Example of a timing diagram.

# Data Transfer نقل البيانات

## Serial and Parallel Data نقل تسلسلي ونقل تفرعي

Data can be transmitted by either serial transfer or parallel transfer.

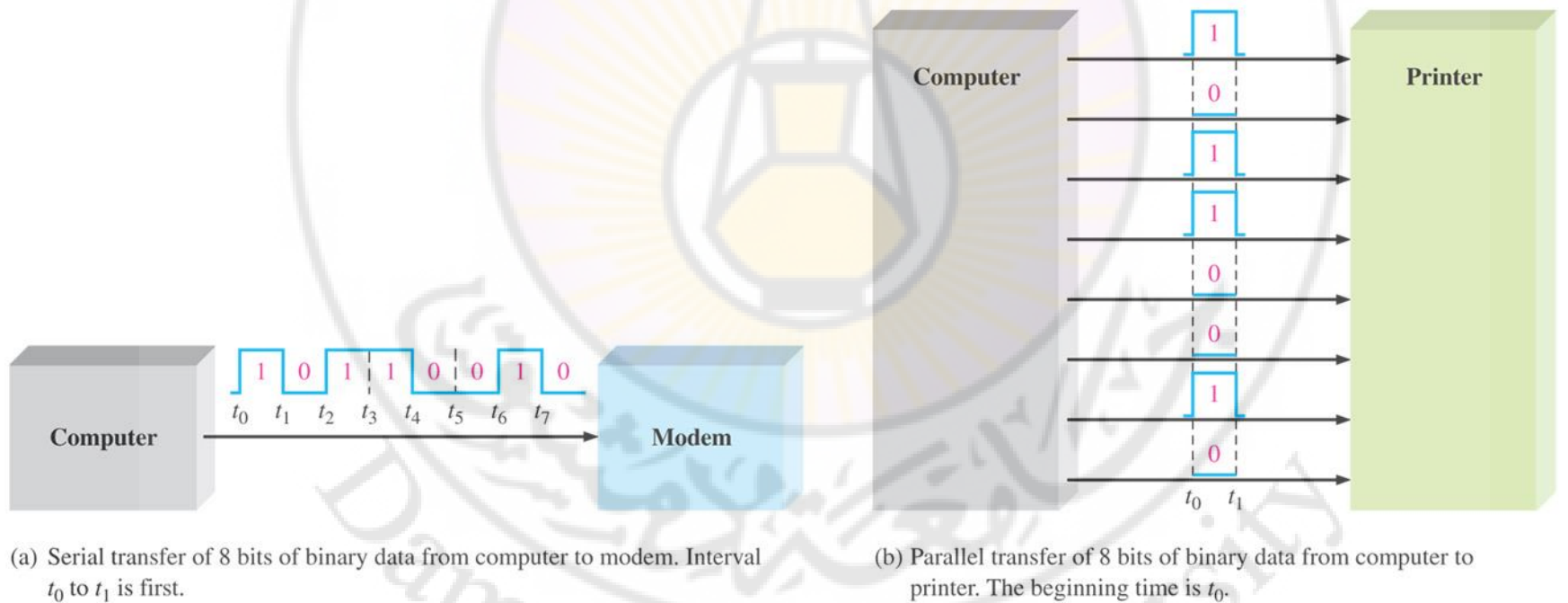
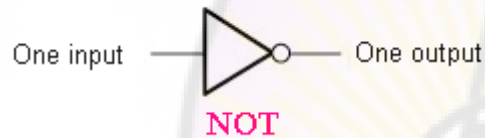


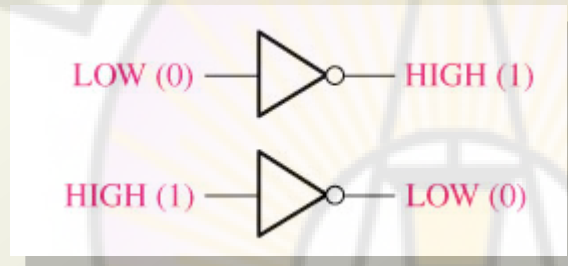
Figure 1–12 Illustration of serial and parallel transfer of binary data. Only the data lines are shown.

# 3. Basic Logic Operations

There are only three basic logic operations:



## The NOT operation

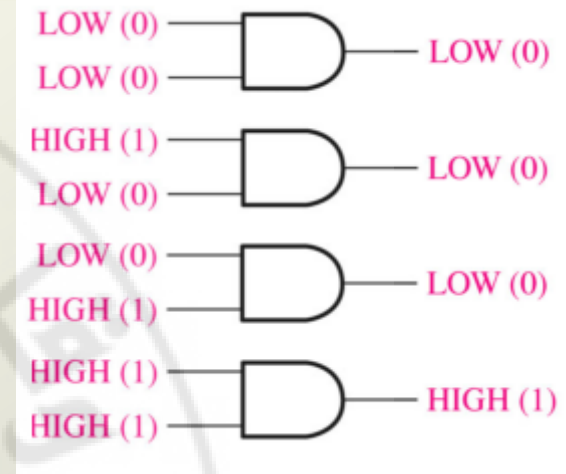


- When the input is LOW, the output is HIGH
- When the input is HIGH, the output is LOW

**The output logic level is always opposite the input logic level.**

إن الخرج المنطقي دوماً يعاكس الدخل المنطقي

## The AND operation



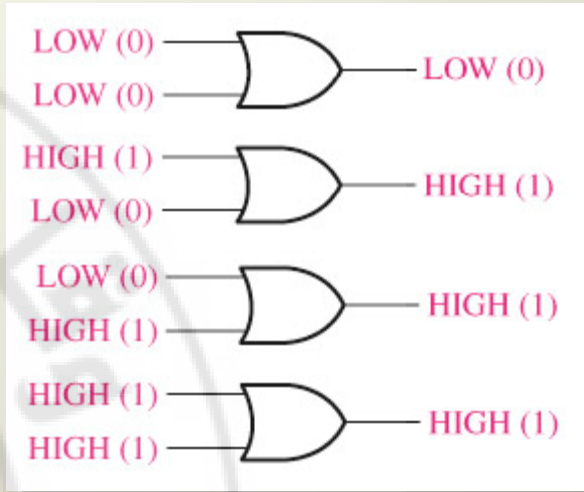
– When any input is LOW, the output is LOW

عندما يكون أحد المداخل 0 فإن الخرج 0

– When both inputs are HIGH, the output is HIGH

عندما تكون كلا مدخلي الدارة (1) ، يكون الخرج (1)

## The OR operation



- When any input is HIGH, the output is HIGH
- When both inputs are LOW, the output is LOW

## 4. System Concept مفهوم النظام

- The Comparison function المقارنة
- The Arithmetic functions العمليات الحسابية
- The Code conversion function تحويل الرموز
- The Encoding function وظيفة الترميز
- The Decoding function فك الترميز
- The Data selection function انتخاب (انتقاء) البيانات
- The Storage function التخزين
- The Counting function العد

# The Comparison Function

Compares two binary values and determines whether or not they are equal

يقارن رقمين ثنائيين ويحدد فيما اذا كان اولهما اصغر او يساوي او اكبر من الثاني.

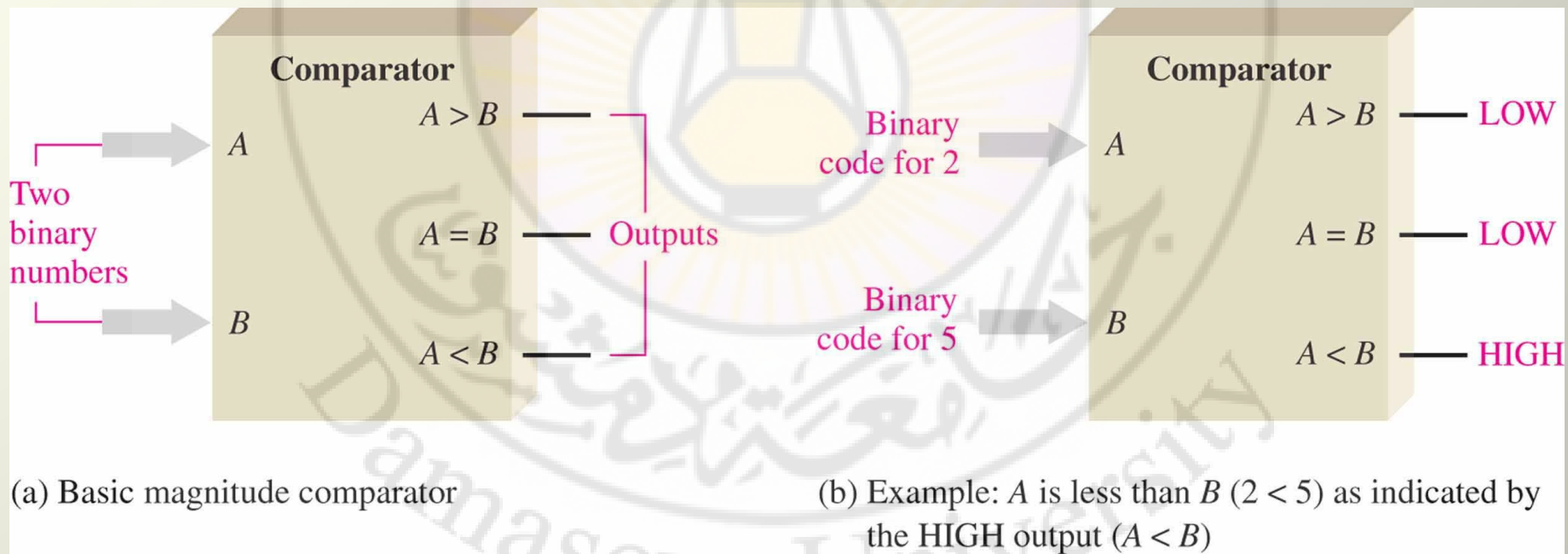


Figure 1.19 The comparison function.



# The Arithmetic Function

- Perform the basic arithmetic operations on two binary values: **ينفذ العمليات الحسابية التالية**
  - Addition **الجمع**
  - Subtraction **الطرح**
  - Multiplication **الضرب**
  - Division **القسمة**

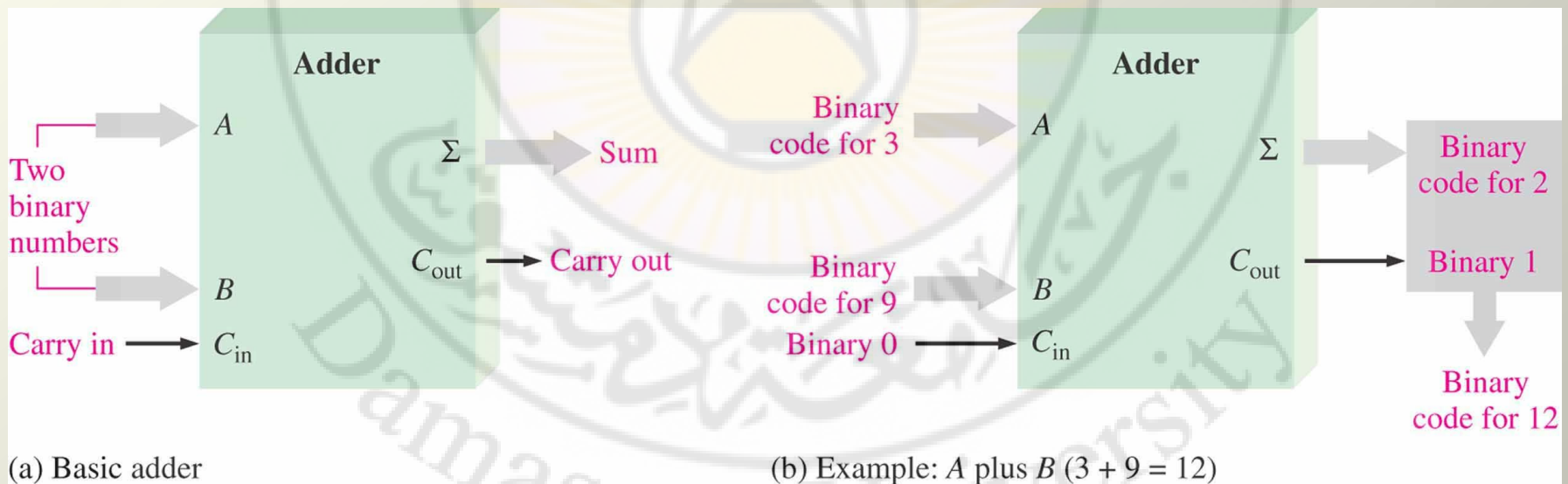


Figure 1.20 The addition function.

# The Encoding Function الترميز

- Converts non-binary information into a binary code

يحول معلومات ليست ثنائية الى ترميز ثنائي

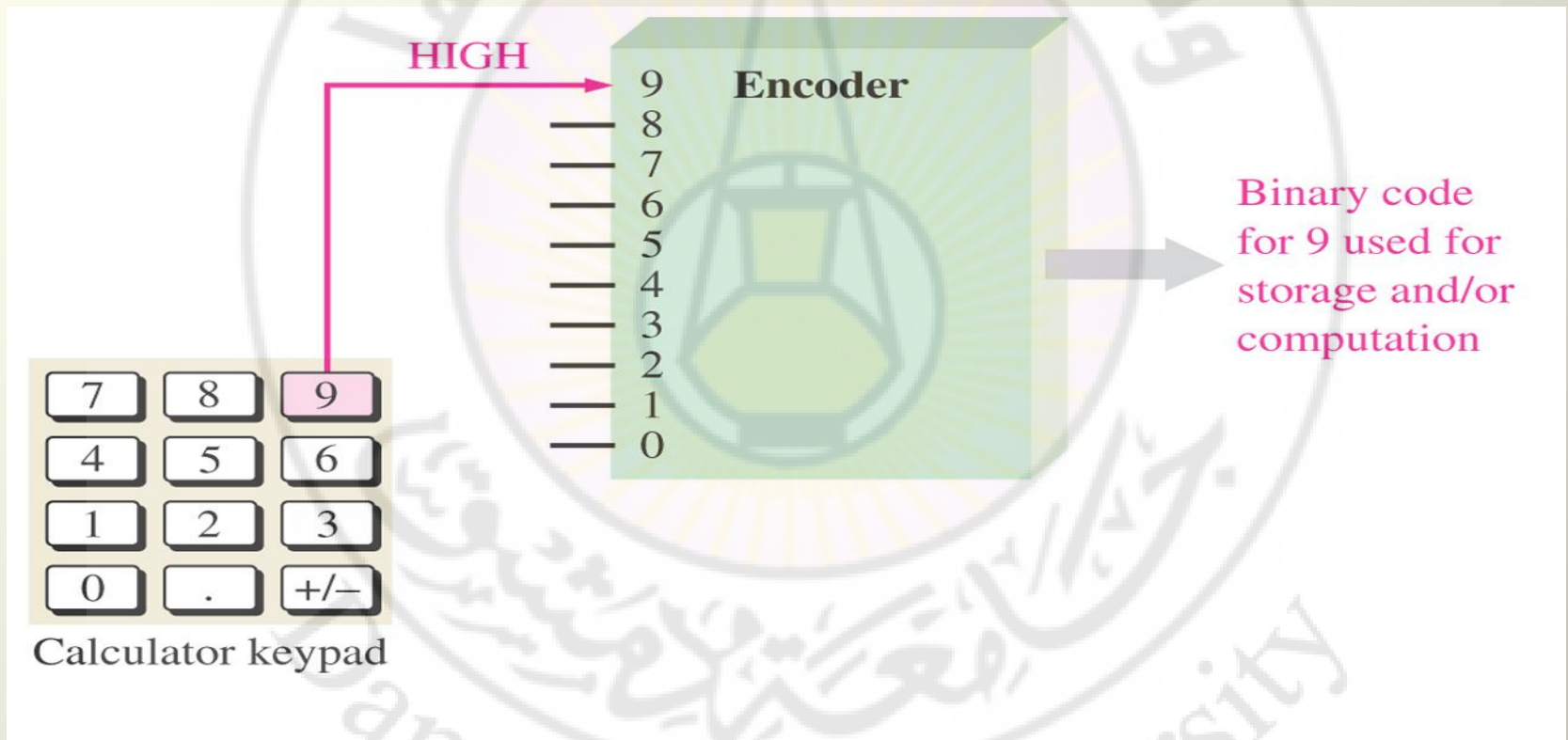


Figure 1-21 Used to encode a calculator keystroke into a binary code for storage or for calculation.

المرمز يحول كبسة أزرار الآلة الحاسبة الى رمز ثنائي للتخزين والمعالجة.

# The Decoding Function فك الترميز

- Converts binary-coded information into a non-binary form.

يبدل (يفكك ترميز) معلومات مرمزة ثنائيا لشكل غير ثنائي

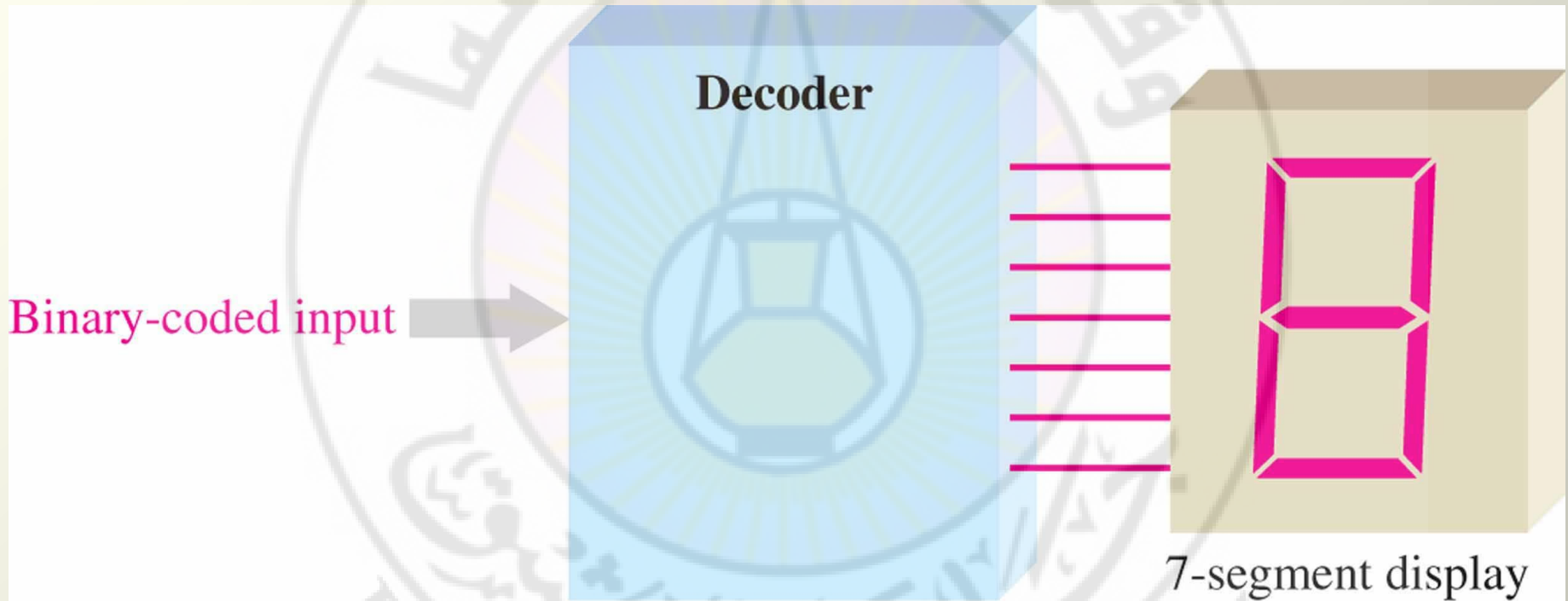


Figure 1.22 A decoder used to convert a special binary code into a 7-segment decimal readout.

# The Data Selection Function

- Multiplexer (mux) (الانتقاء، الاختيار، الانتخاب)
  - Switches digital data from any number of input sources to a single output line
  - ينتقي معلومات رقمية من عدة مداخل ويضعها على الخرج
- Demultiplexer (demux) التوزيع
  - switches digital data from a single input to any number of output lines
  - يوزع بيانات رقمية من مدخل وحيد الى واحد من عدة مخارج

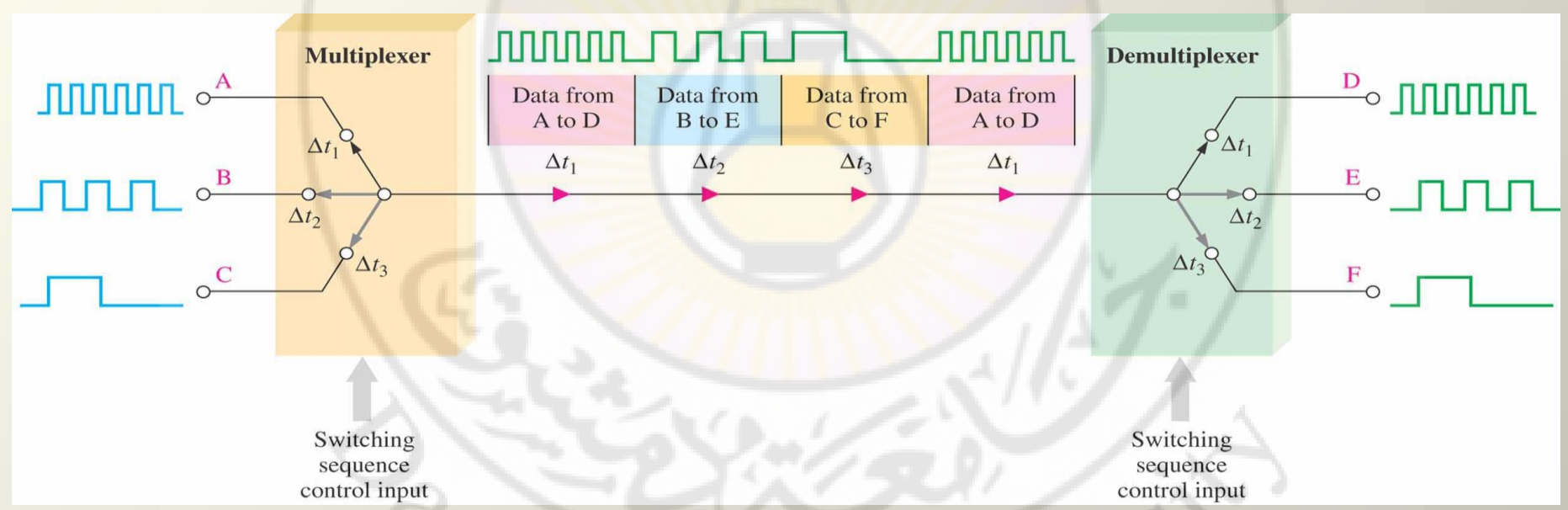


Figure 1.23 Illustration of a basic multiplexing/demultiplexing application.

# The Storage Function

- Retains binary data for a period of time
  - Flip-flops (bistable multivibrators)
  - Registers
  - Semiconductor memories
  - Magnetic-media memories
  - Optical-media memories

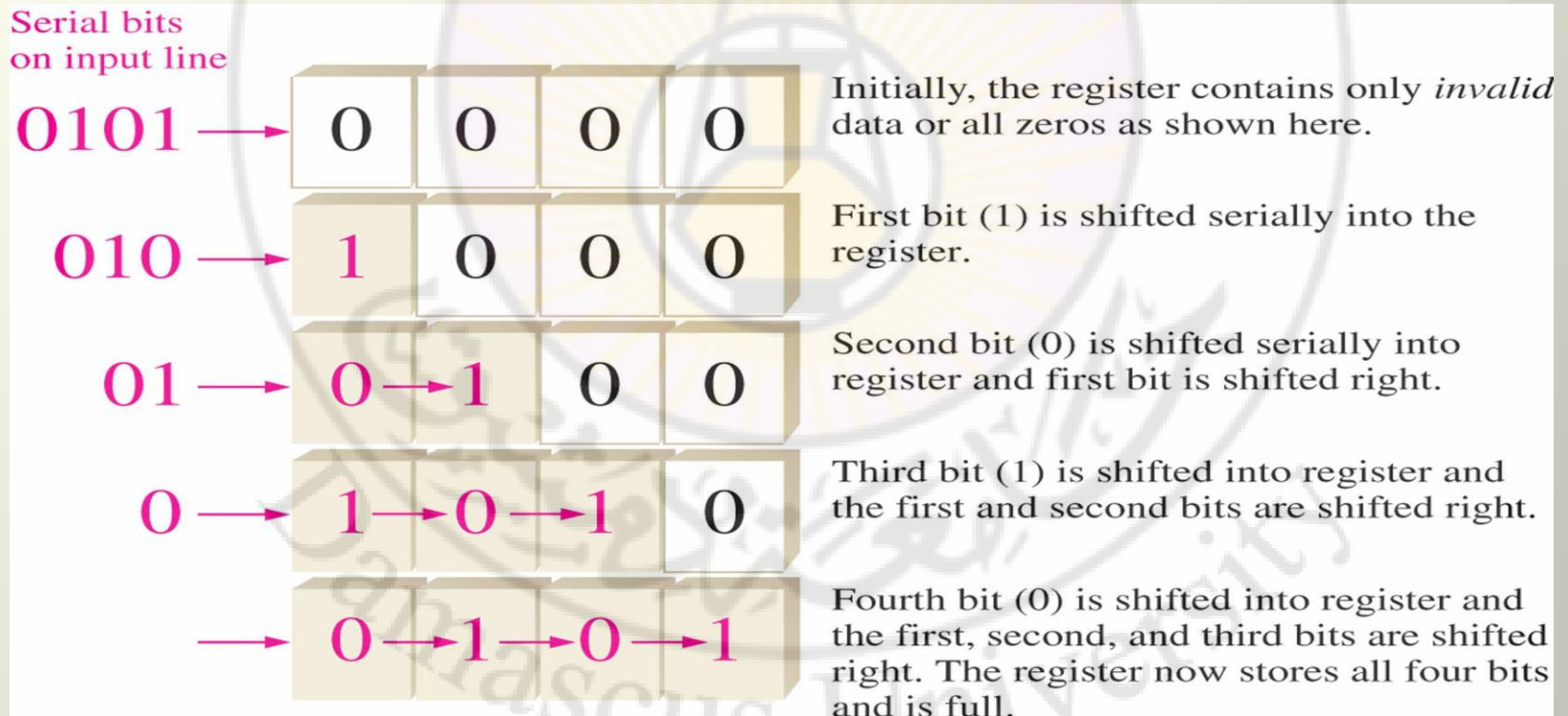


Figure 1.24 Example of the operation of a 4-bit serial shift register. Each block represents one storage “cell” or flip-flop.

# The Counting Function العد

- Generates sequences of digital pulse that represent numbers

يولد تسلسلا من نبضات رقمية التي تمثل الرقم

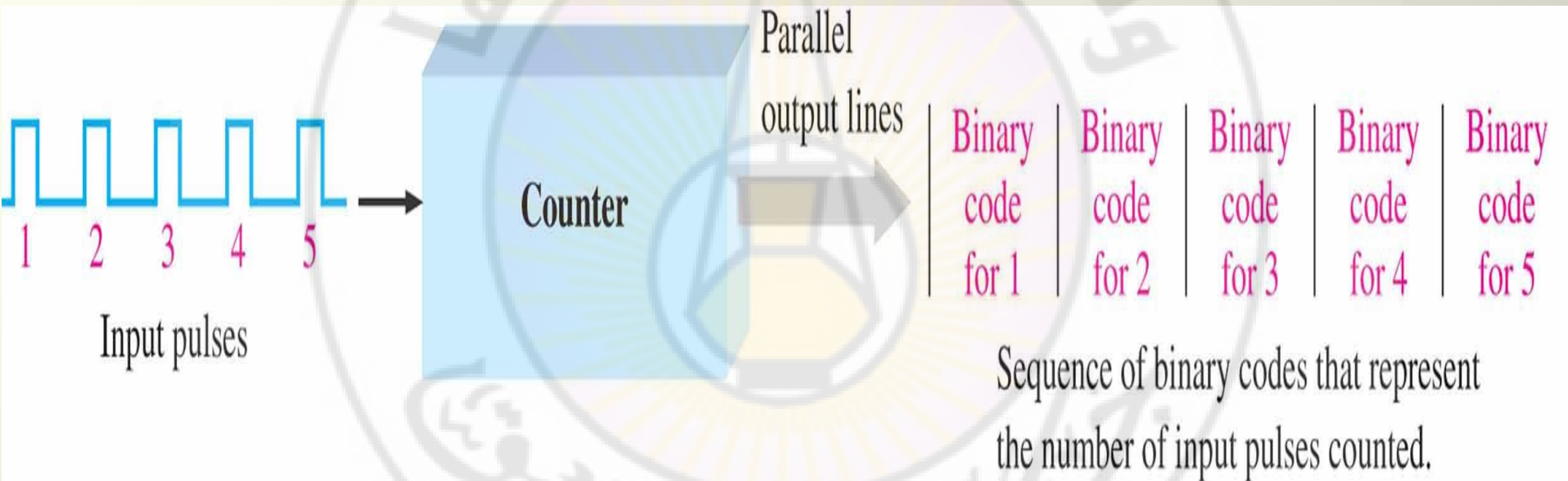


Figure 1.26 Illustration of basic counter operation.

## Test and Measurement Instruments

- Analog Oscilloscope راسم إشارة تماثلي
- Digital Oscilloscope راسم إشارة رقمي
- Logic Analyzer محلل منطقي
- DC Power Supply دائرة تغذية مستمرة
- Function Generator مولد إشارة
- Digital Multi-meter مقياس رقمي متعدد

## Key Terms

- Analog
- Digital
- Binary
- Bit
- Pulse
- Duty Cycle
- Clock
- Timing diagram
- Serial
- Parallel
- Logic
- Input
- Output
- Gate
- NOT
- Inverter
- AND
- OR
- Integrated Circuits ICs
- Fixed Logic Function

### Text book

**Digital Fundamentals by Thomas Floyd, 10<sup>th</sup> edition**

**Pearson Prentice Hall**



في بداية هذا الفصل سنتعرف على الدارة المطلوب تنفيذها كمشروع خلال هذا الفصل

### الهدف من تنفيذ الدارة

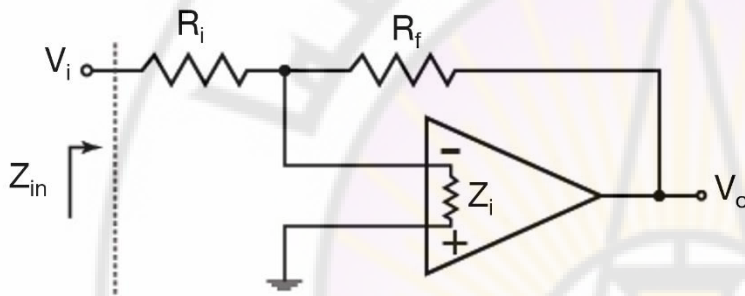
استخلاص الإشارات الكهربائية من الجسم والتي تكون من مرتبة الميكرو فولت أو ميلي فولت أحياناً.

## مقدمة: المكبر العاكس وغير العاكس

### أولاً: المكبر العاكس

للتعرف على خصائص هذا المكبر سندرسه

بالتشكيلة التالية:

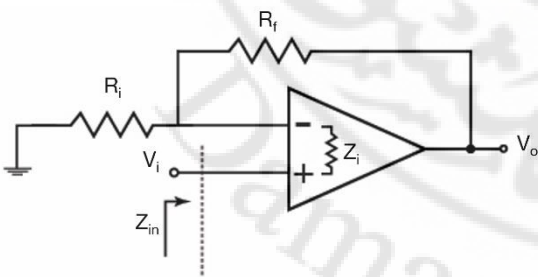


$$V_o = -\frac{R_2}{R_1} V_i$$

الهدف من وضع التغذية العكسية على المدخل العاكس: للتحكم بمقدار تكبير الإشارة وضمان عدم قطعها، لأن من مميزاتا تخفيف التشويش والحفاظ على الإشارة دون ضياع.

### ثانياً: المكبر غير العاكس

للتعرف على خصائص هذا المكبر سندرسه بالتشكيلة التالية:



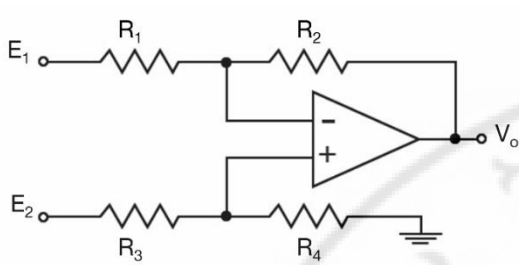
إن ممانعة دخل هذا المضخم عالية جداً وتزداد مع التغذية الخلفية السالبة أي  $Z_{in} \gg Z_i$  ولذلك فهو يصلح لأن يكون مرحلة دخل للإشارة المقتبسة من الجسم.

$$V_o = \left(1 + \frac{R_2}{R_1}\right) * V_i$$

بما أن الإشارة تكون صغيرة جداً كما ذكرنا سابقاً فإننا نحتاج لتضخيم هذه الإشارة، وأفضل من يقوم بهذا العمل هو مكبر العمليات.

## المشكلة الأولى - التشويش:

يحدث التشويش نتيجة البيئة المحيطة من هواتف نقالة وأجهزة الكترونية، ولكن سنستفيد من خاصية أن التشويش موزع على كامل الجسم بشكل متساوي، ولضمان نقاء الإشارة من التشويش نستعمل تشكيلة المكبر المقارن التي تجعل CMRR عالية جداً (نسبة رفض النمط المشترك) وبالتالي تلغي التشويش، وهي كالآتي:



$$V_0 = -\frac{R_2}{R_1} E_1 + \left[ E_2 \left( \frac{R_4}{R_4 + R_3} \right) \left( 1 + \frac{R_2}{R_1} \right) \right] \dots (1)$$

ربح المضخم العاكس

ربح المضخم غير العاكس

$$E_d = E_2 - E_1 \dots (2) \text{ الإشارة التفاضلية:}$$

$$E_c = \frac{E_1 + E_2}{2} \Rightarrow 2E_c = E_2 + E_1 \dots (3) \text{ إشارة النمط المشترك:}$$

بجمع المعادلتين (2) و (3) نجد:

$$E_d + 2E_c = 2E_2 \Rightarrow E_2 = E_c + \frac{E_d}{2} \dots (4)$$

وبطرح المعادلتين نجد:

$$E_d - 2E_c = -2E_1 \Rightarrow E_1 = E_c - \frac{E_d}{2} \dots (5)$$

نعوض المعادلتين (4) و (5) في المعادلة (1):

$$V_0 = G_c \cdot E_c + G_d \cdot E_d$$

حيث:  $G_c$  ربح النمط المشترك

$G_d$  ربح النمط التفاضلي

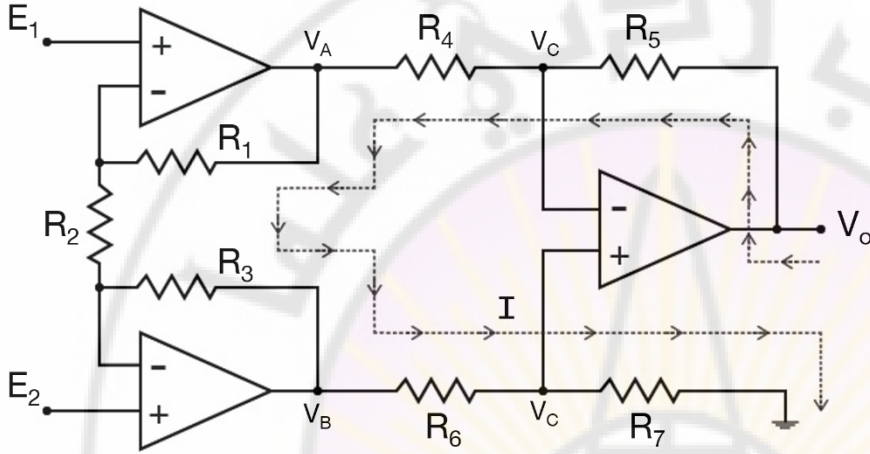
ولكي يكون CMRR أكبر ما يكون فإنه يجب أن نجعل من الربح المشترك أدنى ما يكون أي:

$$G_c = 0 \Rightarrow R_4 R_1 = R_2 R_3 \Rightarrow \frac{R_2}{R_1} = \frac{R_4}{R_3}$$

$$G_d = \frac{R_2}{R_1} = \frac{R_4}{R_3}$$

## المشكلة الثانية: مقاومة الدخل صغيرة:

تعتبر مقاومة الدخل مشكلة لأنها تستهلك من إشارة الدخل وبالتالي يضيع جزء من الإشارة في المقاومات الصغيرة. هاتان المقاومتان صغيرتان، وبالتالي لا تصلح هذه التركيبة لتأمين ممانعة عالية في الدخل وبالتالي سيلزمنا مضخمات عمليات إضافية على كل مدخل وهذا موضح بالشكل التالي الذي يؤمن نسبة رفض نمط مشترك عالية وممانعة دخل عالية في كلا المدخلين:



ولتحقيق نسبة رفض نمط مشترك عالية يجب أن يكون:  $R_5 = R_4$ ,  $R_7 = R_6$ , أي  $G_c = 0$  وعندها يكون:

$$V_o = -k(1 + G)E_d$$

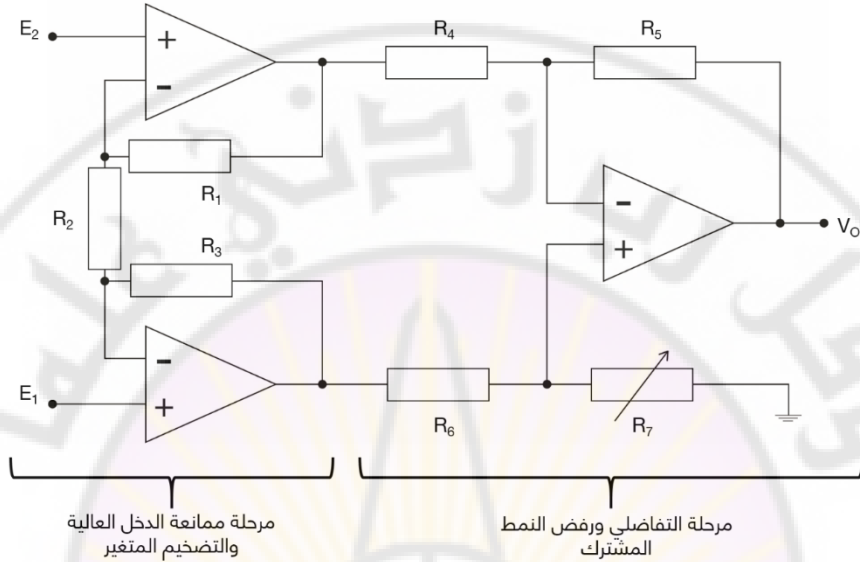
$$\text{حيث: } G = \frac{2R_1}{R_2} = \frac{2R_3}{R_2} \quad \text{أما } k = \frac{R_5}{R_4} = \frac{R_7}{R_6}$$

## المشكلة الثالثة: عدم توافق الممانعات:

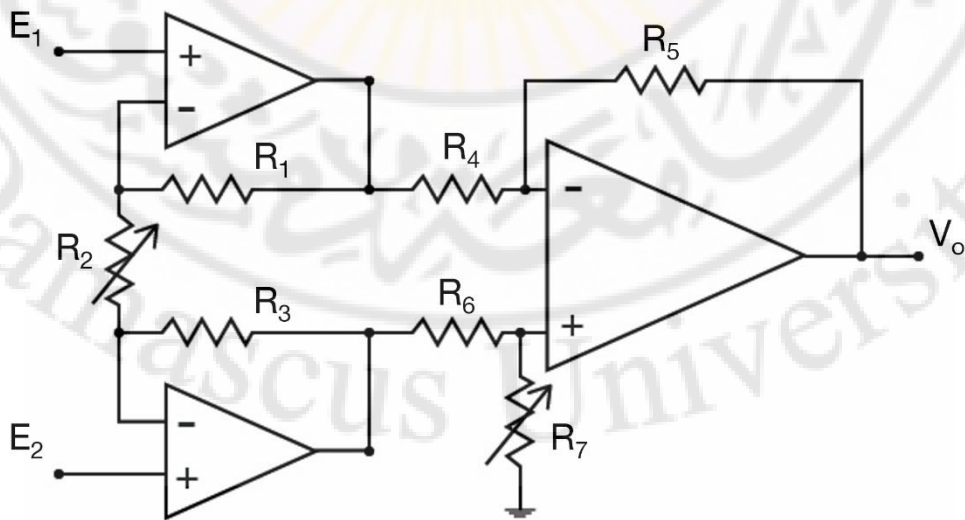
بالطبع فإنه من المستحيل تأمين النسبة  $\frac{R_5}{R_4} = \frac{R_7}{R_6}$  من خلال شراء مقاومات لها القيم ذاتها لأنه حتى لو اشترينا  $R_5 = R_7 = 10 \text{ k}\Omega$  وكانت قيم  $R_4 = R_6 = 1 \text{ k}\Omega$  فإن النسبة لن تتحقق ببساطة لكون هذه المقاومات ذات سماحيات محددة، وبذلك لو كانت السماحيات 5% فإن هذا يعني أن قيم  $R_5$  أو  $R_7$  تقع ضمن المجال  $9500 \rightarrow 10500 \Omega$  وبالتالي فلن تتساوى قيم  $R_5$  و  $R_7$  إلا صدفةً. كذلك الأمر بالنسبة إلى  $R_4 = R_6$  فإن قيمها الفعلية ستتراوح بين  $950 \rightarrow 1050 \Omega$  وبالتالي الحل الوحيد هو في جعل أحد هذه المقاومات الأربعة متغيرة ولهذا سوف نختار  $R_7$  لتصبح متغيرة.

ولكن كيف يتم ضبط قيمة  $R_7$  حتى تتحقق النسبة المذكورة وبدقة  $(\frac{R_5}{R_4} = \frac{R_7}{R_6})$ ؟؟

طالما أن الهدف من هذا التنا سب هو القضاء على النمط المشترك فإننا نقوم بقصر النقطتين على مدخل المضخم (حيث يطبق  $E_1$  و  $E_2$ ) ووضعهما عند جهد محدد قد يكون صفراً أو خمسة فولط مثلاً، ثم نبدأ بمعايرة المقاومة  $R_7$  ونراقب خرج المضخم  $V_0$  وفي اللحظة التي تصبح قيمة الخرج تساوي الصفر. نعلم عندها أن نسب المقاومات تحققت لأنها قضت على إشارة النمط المشترك التي تم تطبيقها على المدخلين وبالتساوي. عند أي تغير بالظروف والمقاومات يجب إعادة ضبط المقاومة كما أسلفنا أعلاه.



وهكذا، فإن الدارة السابقة تحقق لنا نسبة رفض مشترك عالية وممانعة دخل عالية، ولكن علاقة الربح له ثابتة ولو أردنا تعديل الربح قليلاً فإننا ملزمون بتعديل  $\frac{R_1}{R_2}$  وهذا يستلزم إعادة المعايرة للمقاومات  $\frac{R_7}{R_6}$  من جديد للإبقاء على نسبة رفض نمط مشترك عالية ولهذا نلجأ لتعديل  $\frac{R_1}{R_2}$  وفي هذه الحالة يفضل أن نجعل  $R_2$  مقاومة متغيرة حتى نتمكن من تعديل الربح وبسهولة.

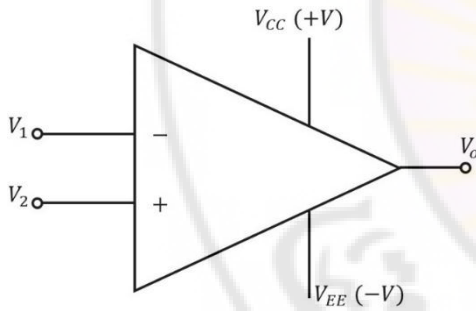
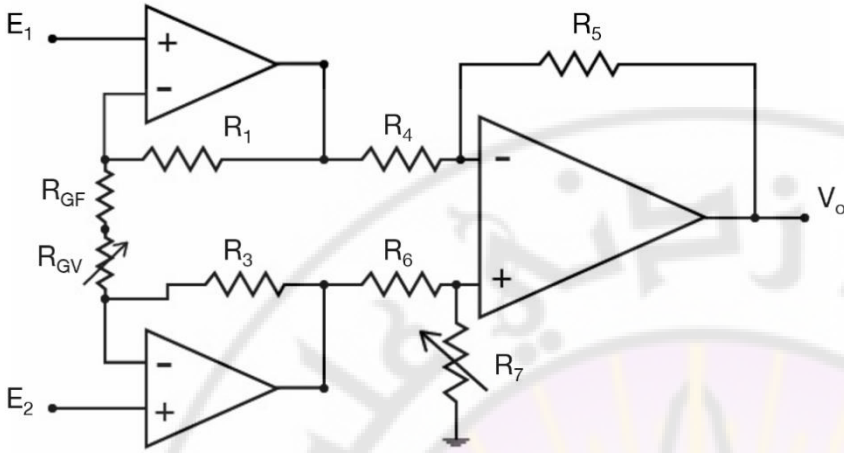


إن ترك المقاومة المتغيرة  $R_2$  بهذا الشكل يعرضنا لعدم الاستقرار لأن هذه المقاومة قد تأخذ قيمة الصفر عند تدويرها لأحد الأطراف وتأخذ القيمة العظمى عند تدويرها للطرف المعاكس. وعندما تأخذ قيمة الصفر فإن الحد  $\frac{2R_1}{R_2}$  يصبح لانهائياً وهذا يدفع المضخم نحو عدم الاستقرار (الإشباع). ولذلك يجب تقسيم  $R_2$  المتغيرة إلى جزء ثابت وآخر

متغير " $R_2 = R_{GV} + R_{GF}$ " حيث تعبر  $R_{GV}$  عن القسم المتغير و  $R_{GF}$  عن القسم الثابت. وعندها يصبح الربح

الأعظمي للدارة متحققاً عندما تكون  $R_{GV} = 0$  أما الربح الأصغري للدارة عندما  $R_{GV} = \max$

يمكن إيجاد  $R_{GV}$  و  $R_{GF}$  من علاقة الربح.



تذكير بعمل المكبر المقارن:

إذا كان الجهد على المدخل الموجب أكبر من الجهد على المدخل السالب فإن الخرج يكون جهد التغذية الموجب، والعكس صحيح.

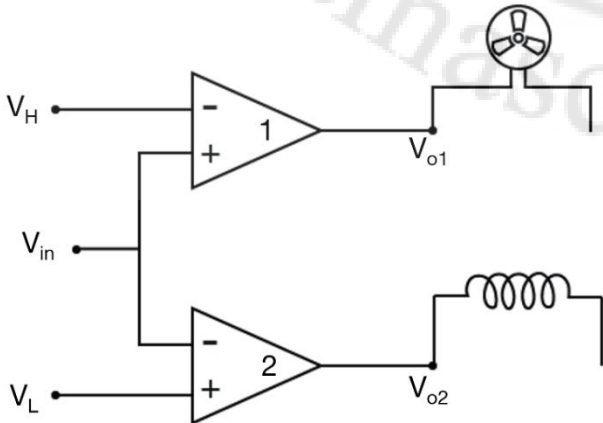
$$V^+ > V^- \rightarrow V_{CC}^+$$

$$V^- > V^+ \rightarrow V_{CC}^-$$

يستطيع هذا المكبر أن يكشف الفرق بين جهدي الدخل من مرتبة الميكرو فولت.

نستخدم جسر وطسطن مع الترمستور لمعايرة الجهاز على جهد مرجعي، لنفترض أننا عايرنا الجهاز على أن درجة الحرارة 18 يقابلها 2 فولت، ودرجة الحرارة 25 يقابلها 4 فولت.

الآن سنأخذ خرج الترمستور الذي يقيس درجة حرارة الحاضنة الحالية كدخل للمقارن، ونطبق هذه الدارة:



نأخذ الخرج الأول إلى جهاز التبريد والثاني إلى جهاز التدفئة.

عندما تكون درجة الحرارة أكبر من 25 يكون جهد الدخل أكبر من 4 فولت (حسب المعايير السابقة) أي  $V_{in} > V_H$  وبالتالي أصبح جهد المدخل الموجب أكبر من جهد المدخل السالب للمكبر الأول وبالتالي يصبح الخرج جهد التغذية الموجب الذي يقابل حالة ON فيعمل جهاز التبريد.

أما عندما تكون درجة الحرارة أصغر من 18 يكون جهد الدخل أصغر من 2 فولت (حسب المعايير السابقة) أي  $V_{in} < V_L$  وبالتالي أصبح جهد المدخل الموجب أكبر من جهد المدخل السالب للمكبر الثاني وبالتالي يصبح الخرج جهد التغذية الموجب الذي يقابل حالة ON فيعمل جهاز التدفئة.

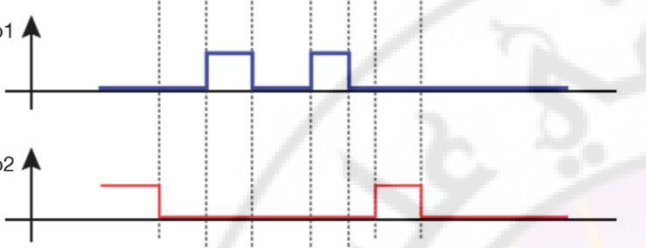
يوضح الشكل التالي هذه العملية:

نلاحظ أنه لا يمكن حدوث حالة عمل مزدوجة فيعمل جهاز التدفئة والتبريد معاً، لأنه لا يمكن حدوث جهد أكبر من 4 فولت وأصغر من 2 فولت في نفس اللحظة.

ونلاحظ أيضاً أنه في الحالة البينية كلا الجهازين لا يعملان وهذا يحقق استقرار درجة حرارة الحاضنة في المجال الطبيعي المناسب.

يسمى هذا المقارن ب: Window comparator أو

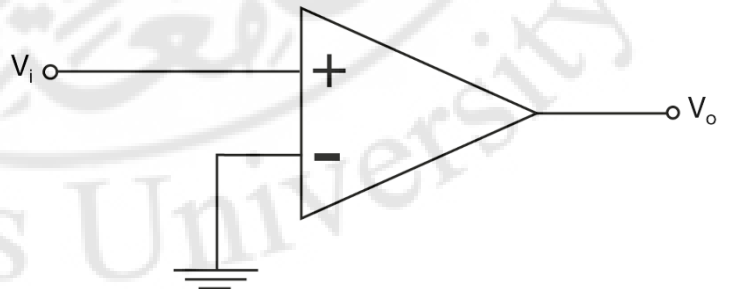
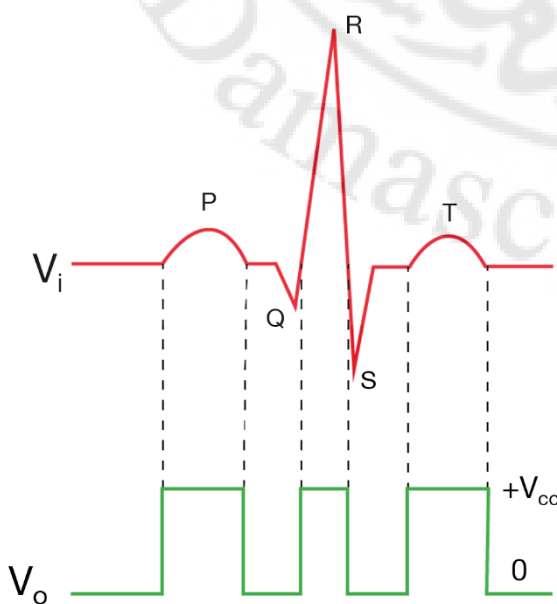
مقارن النافذة



العمل	$V_{o1}$	$V_{o2}$	الوضع
الجهازان لا يعملان	0	0	$V_L < V_{in} < V_H$
التبريد يعمل	1	0	$V_{in} > V_H$
التدفئة تعمل	0	1	$V_{in} < V_L$
الجهازان يعملان (لا يمكن حدوثه)	1	1	$V_L > V_{in} > V_H$

## عداد نبضات القلب

إحدى طرق عد نبضات قلب المريض هي باستخدام مكبر عمليات من النوع المقارن وإدخال الإشارة القلبية إلى المدخل الموجب للمكبر وتأريض المدخل السالب، وبالتالي فإن كل نبضة موجبة في إشارة القلب تصنع نبضة موجبة في خرج المكبر، ونبين هذه العملية بالشكل التالي:

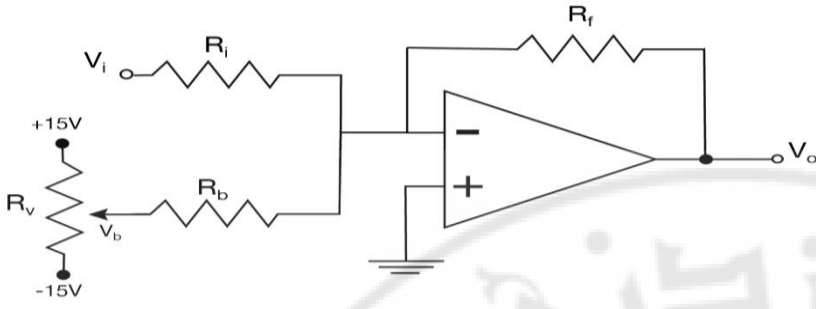


نلاحظ أن النبضة القلبية الواحدة يعدها المكبر على أنها ثلاث نبضات في الخرج وهذا بالطبع لا يؤدي العمل المطلوب.

لحل هذه المشكلة نستبدل تأريض المدخل السالب بقيمة جهد أقل من قيمة جهد قمة النبضة القلبية R بقليل وبذلك يتم المقارنة بين هذا الجهد المرجعي وقمة النبضة.

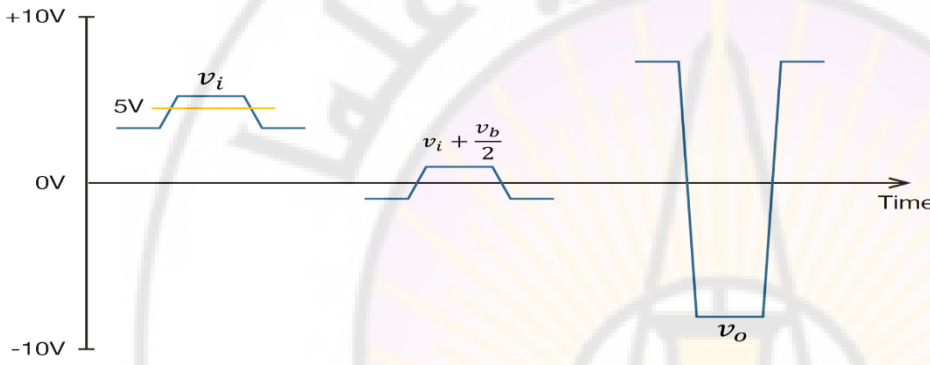
في هذا القسم سنكمل التعرف على باقي أنواع تكييف الإشارة.

## Zero Drift Remover



تسمى هذه الدارة بدارة الانزياح الصفري  
Zero Drift Remover أو دارة التوازن  
Balancing أو دارة الانحياز Biasing. تقوم  
هذه الدارة بحذف المركبة المستمرة.

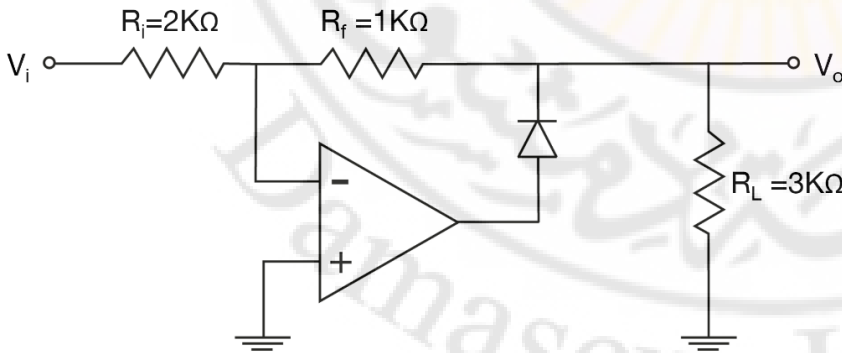
كما نرى فإن هذه الدارة تضخم جهد الدخل  $v_i$   
(سواء أكان متناوباً أو مستمراً أو كليهما)  
وتحاول موازنة الجهود المستمرة.



$$v_o = 10 \left( v_i + \frac{v_b}{2} \right)$$

إن قيمة  $v_b$  يجب أن تساوي نصف  
مستوي الجهد المستمر المترافق مع  
جهد الدخل ولكن بإشارة معكوسة.

## دائرة مقوم موجة كاملة Full Wave Rectifier



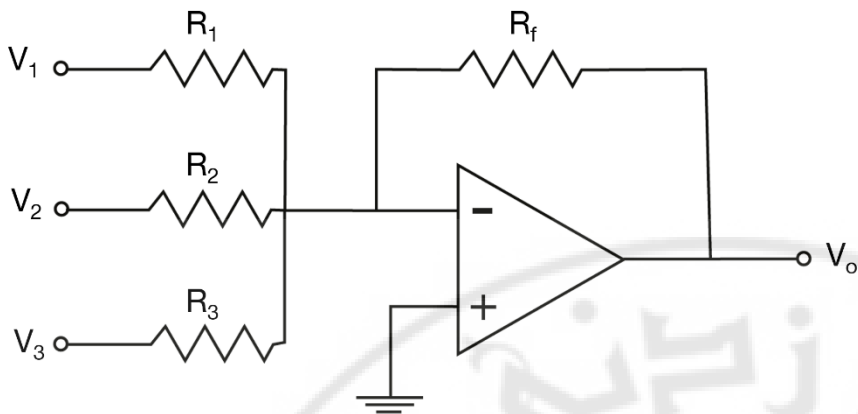
عندما يكون الدخل سالباً أي  $v_i < 0$  فإن المضخم  
يكون بحالة عمل لأن الديود يكون منحازاً بشكل  
أمامي وبالتالي يعطى الخرج بالعلاقة  $v_o =$   
 $-v_i \cdot \frac{R_f}{R_i} = \frac{-v_i}{2}$  ونلاحظ أنه يجب عكس الدخل  
ليصبح موجباً.

أما عندما يكون الدخل موجباً أي  $v_i > 0$  فإن  
الديود يكون منحازاً بشكل عكسي وهو لا يعمل  
وبالتالي كل المضخم لا يعمل لأن حلقة التغذية  
مقطوعة وهكذا فإن الخرج هو عبارة عن إشارة  
مجزئ جهد:

$$v_o = v_i \cdot \frac{R_L}{R_f + R_L + R_i}$$

وبالتالي نكون قد حصلنا على نصف إشارة الدخل الموجبة  $v_o = \frac{1}{2} v_i$ .

## الجامع



$$v_o = -\left(v_1 \cdot \frac{R_f}{R_1} + v_2 \cdot \frac{R_f}{R_2} + v_3 \cdot \frac{R_f}{R_3}\right)$$

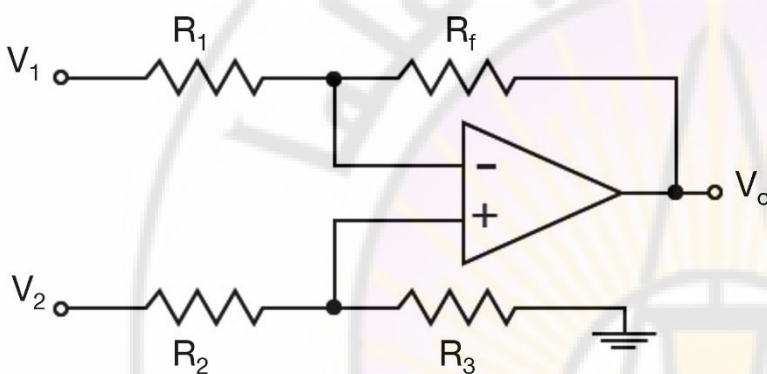
$$R_1 = R_2 = R_3 = R \text{ حيث}$$

$$v_o = \frac{-R_f}{R} (v_1 + v_2 + v_3)$$

$$R_f = R \text{ حيث}$$

$$v_o = -(v_1 + v_2 + v_3)$$

## الطرح



$$\text{subtractor} \Rightarrow v_o = v_3 \cdot \left(1 + \frac{R_f}{R_1}\right) - v_1 \cdot \frac{R_f}{R_1}$$

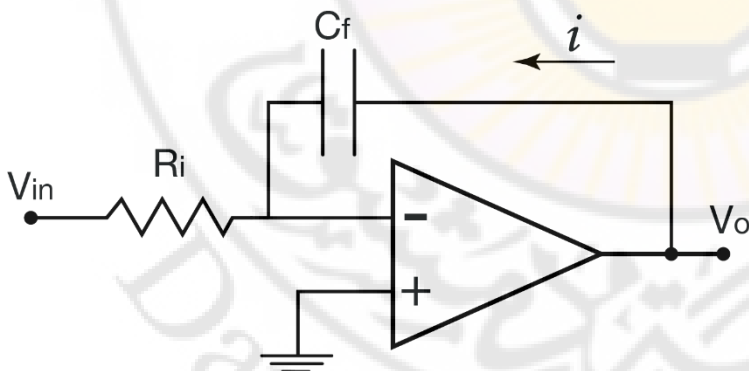
$$v_o = \left(v_2 \cdot \frac{R_3}{R_2 + R_3}\right) \cdot \left(1 + \frac{R_f}{R_1}\right) - v_1 \cdot \frac{R_f}{R_1}$$

$$R_1 = R_2 = R_3 = R_f \text{ عندما يكون}$$

$$v_o = \left(v_2 \cdot \frac{1}{1+1}\right) \cdot \left(1 + \frac{1}{1}\right) - v_1 \cdot \frac{1}{1}$$

$$\Rightarrow v_o = v_2 - v_1$$

## المكامل

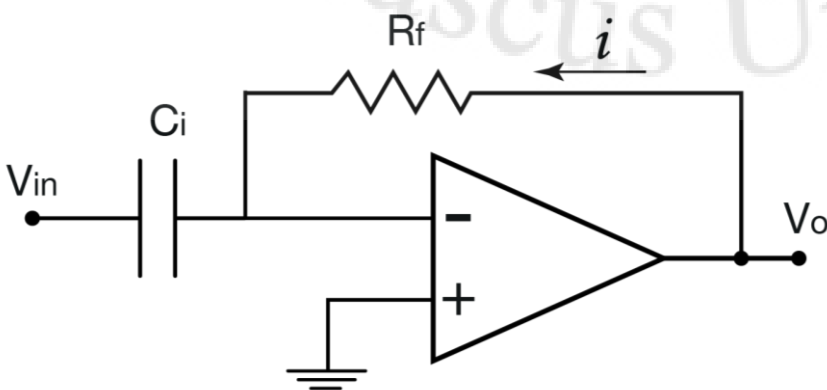


$$v_o = \frac{1}{C_f} \int i \cdot dt$$

$$i = \frac{-v_i}{R_i} \Rightarrow v_o = \frac{1}{C_f} \int \frac{-v_i}{R_i} \cdot dt$$

$$R_i = \text{Constant} \Rightarrow v_o = \frac{-1}{C_f \cdot R_i} \int v_i \cdot dt$$

## المفاضل



$$v_i = \frac{-1}{C_i} \int i \cdot dt$$

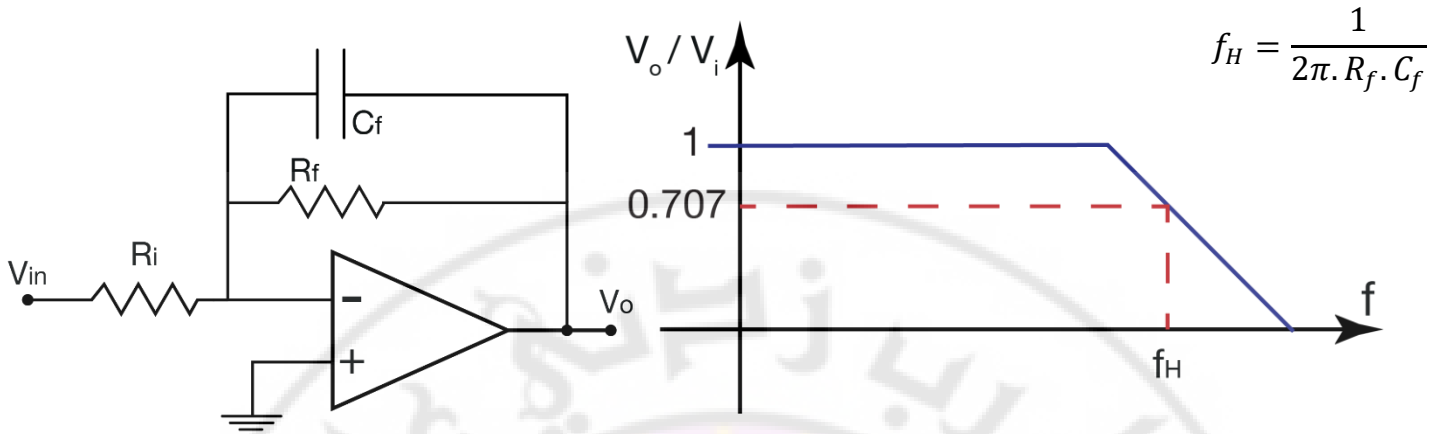
$$i = \frac{v_o}{R_f} \rightarrow i = C_i \cdot \frac{dv_i}{dt}$$

$$i = \frac{v_o}{R_f} = C_i \cdot \frac{dv_i}{dt}$$

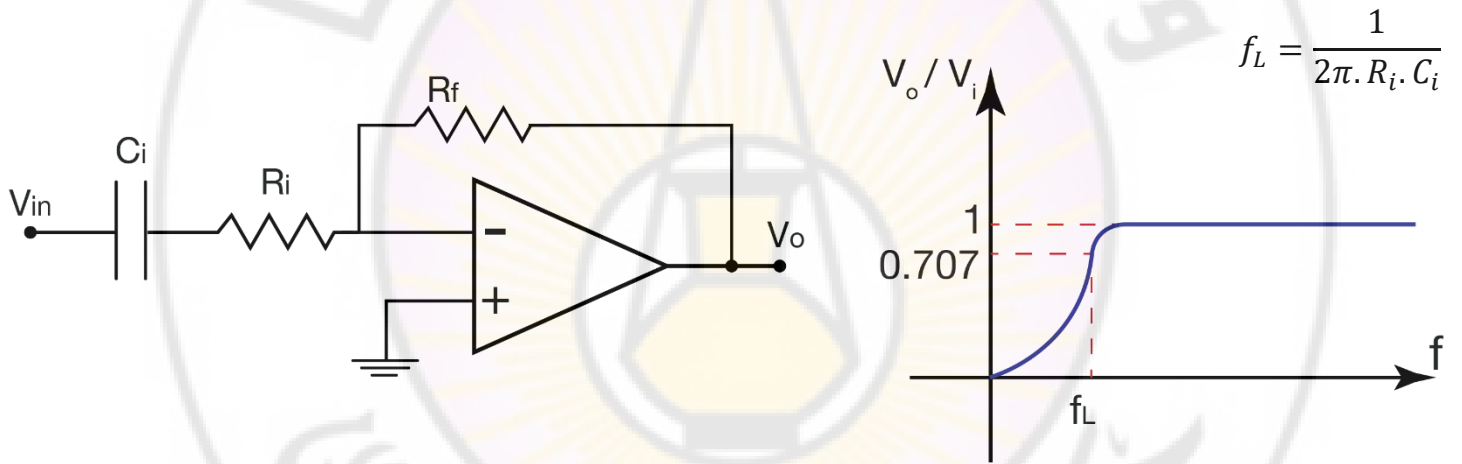
$$v_o = R_f \cdot C_i \cdot \frac{dv_i}{dt}$$



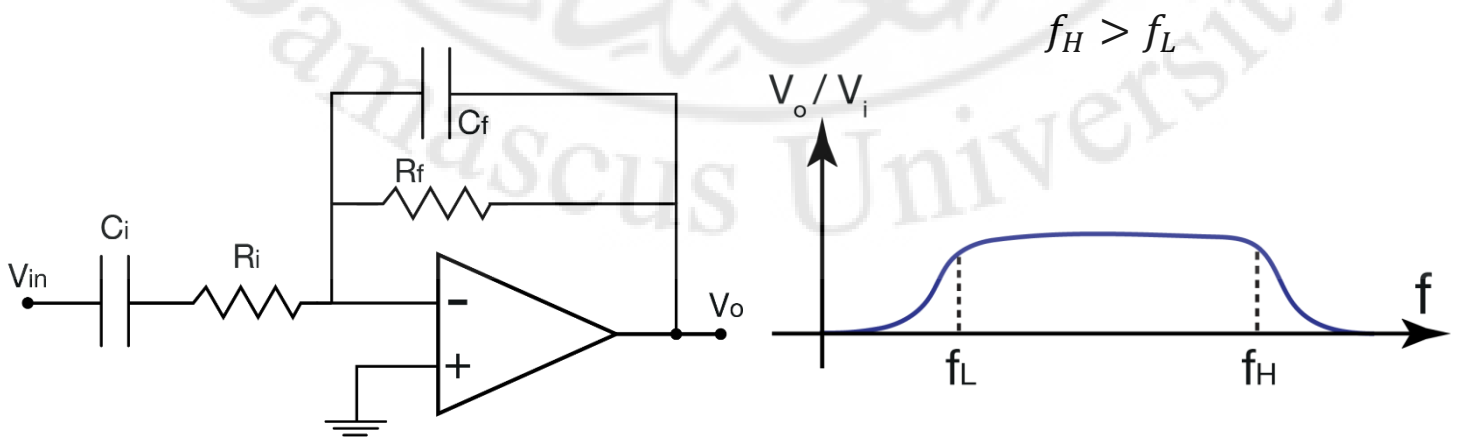
مرشح تمرير منخفض LPF



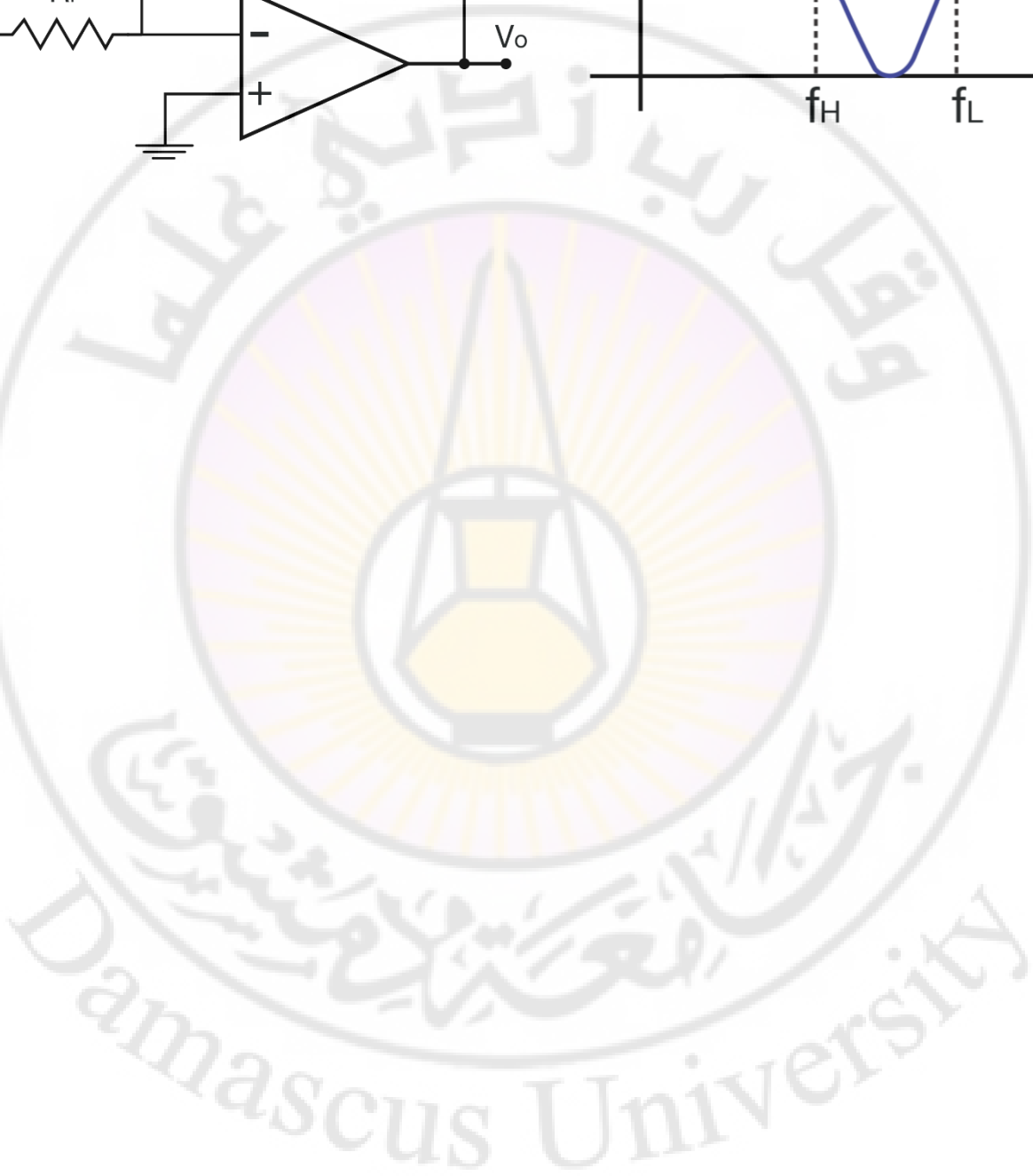
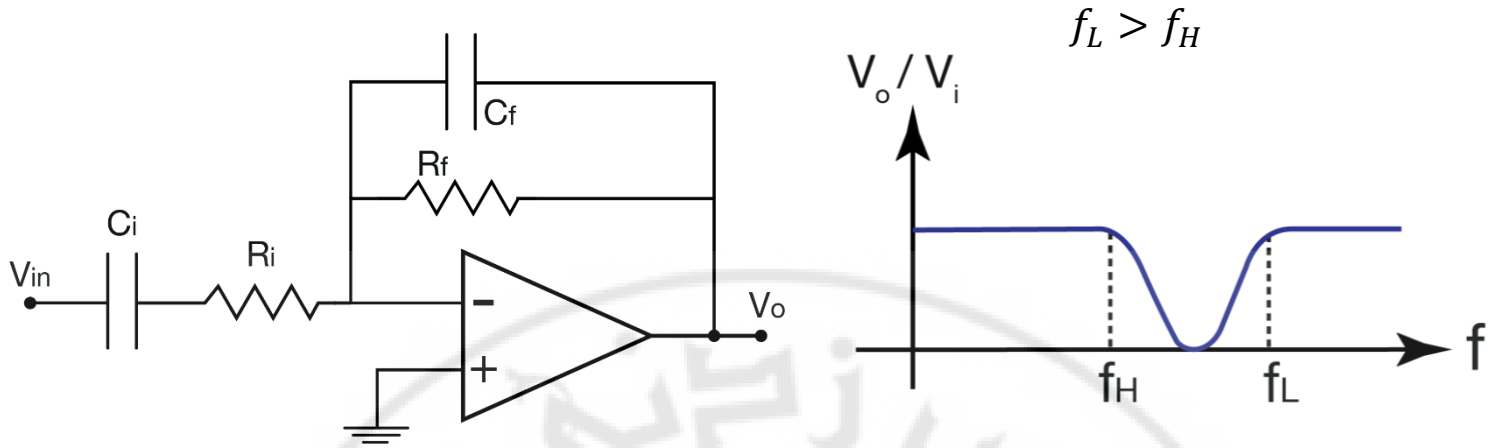
مرشح تمرير عالٍ HPF



مرشح تمرير حزمة BPF



# مرشح رفض حزمة BSF



# **Logic Circuits Course**

**Faculty of Medical Sciences**

## **Ch. 3**

## **Logic Gates**

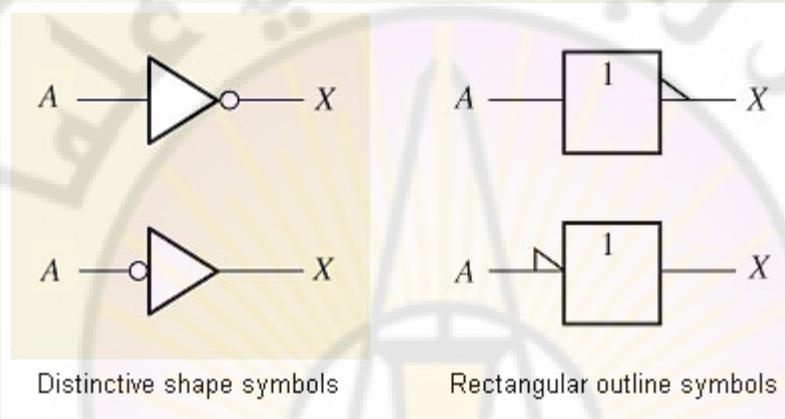
**Dr. Hani Amasha**

**Damascus University**

# Contents

1. The Inverter
  2. The AND Gate
  3. The OR Gate
  4. The NAND Gate
  5. The NOR Gate
  6. The Exclusive-OR and Exclusive-NOR Gates
- The term gate is used to describe a circuit that performs a basic logic operation

# 1. The Inverter



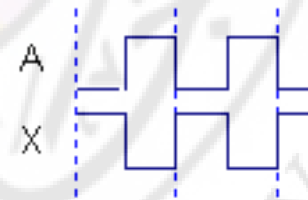
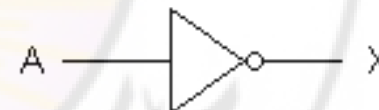
A	X
0	1
1	0

Truth table

0 = LOW  
1 = HIGH

$$X = \bar{A}$$

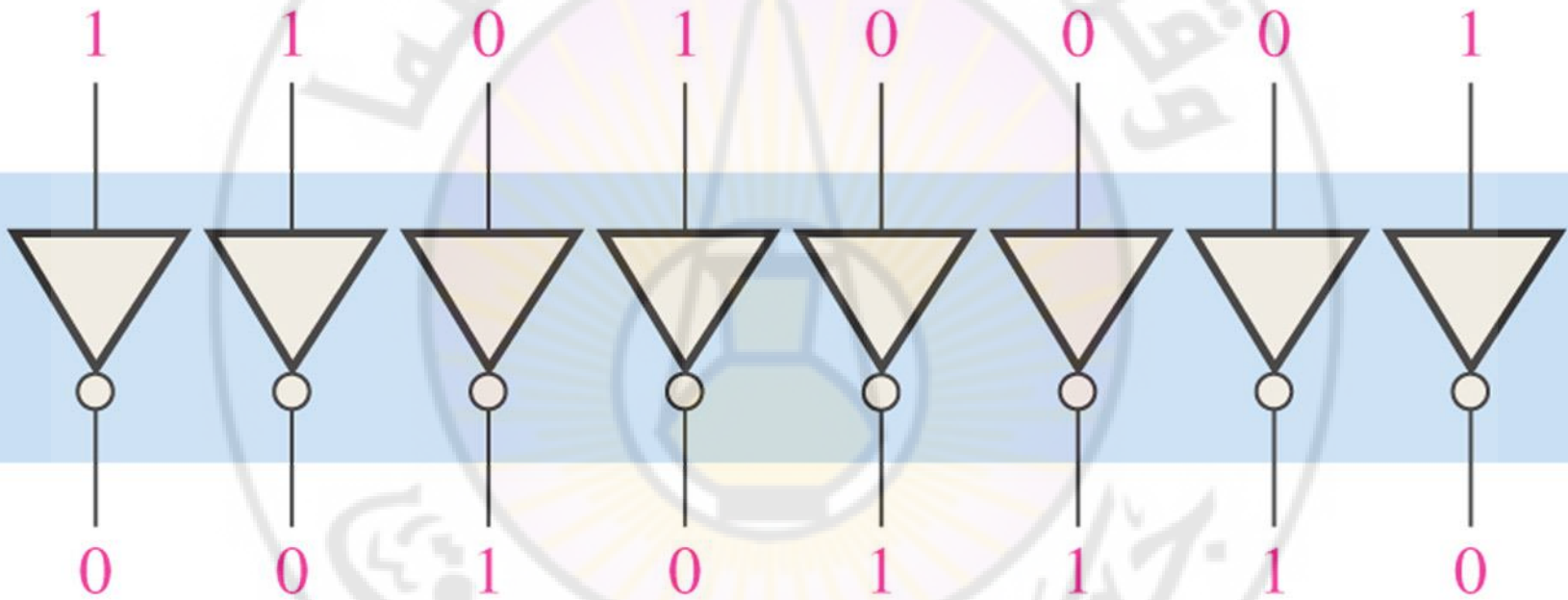
Boolean expression



Pulsed waveforms

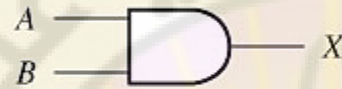
**The output of an inverter is always the complement (opposite) of the input.**

Binary number

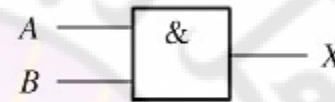


1's complement

## 2. The AND Gate



Distinctive shape symbol



Rectangular outline symbol

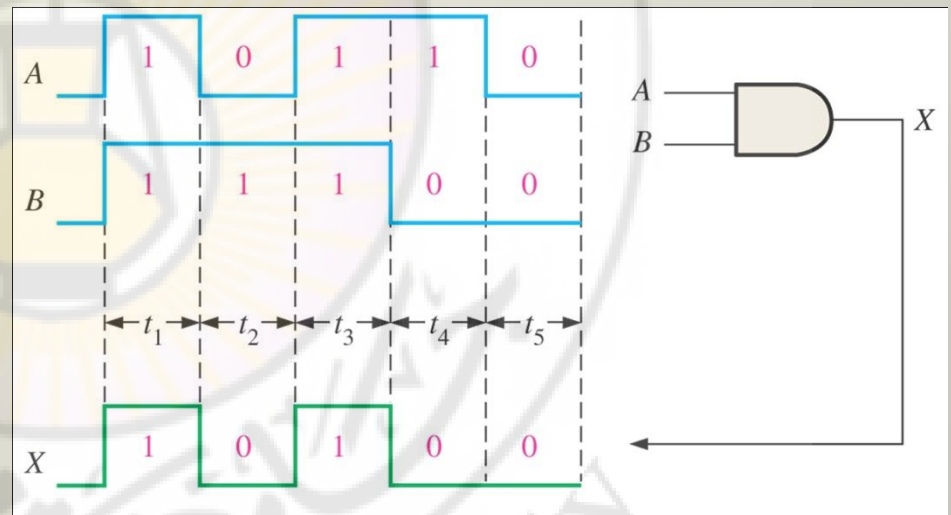
A	B	X
0	0	0
0	1	0
1	0	0
1	1	1

Truth table

0 = LOW  
1 = HIGH

$$X = AB$$

Boolean expression

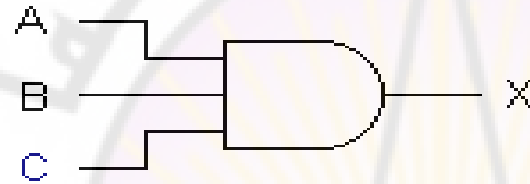


The output of an AND gate is HIGH only when all inputs are HIGH.

Timing diagram shows input output relationship

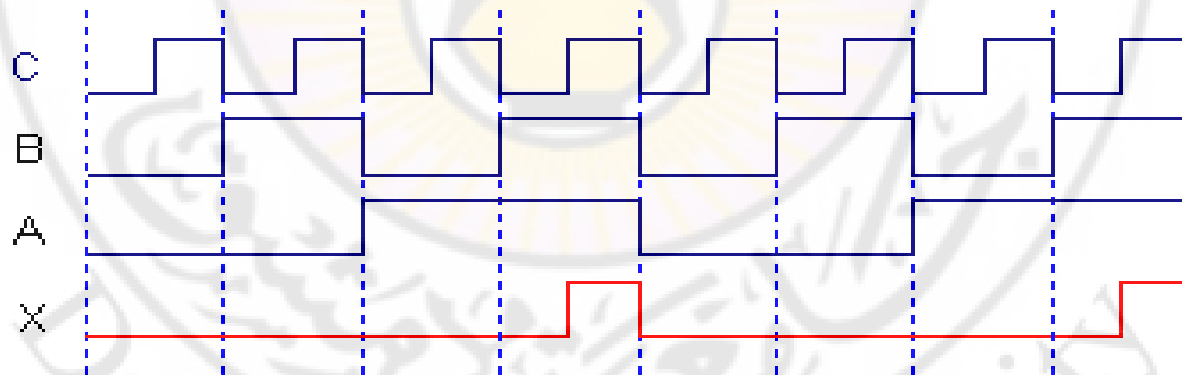
# The AND Gate

3 inputs >>> 8 combinations



$$X = ABC$$

A	B	C	X
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

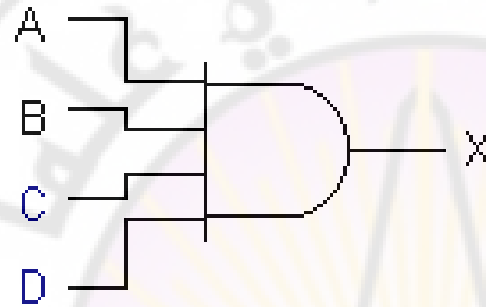


3-Input AND Gate

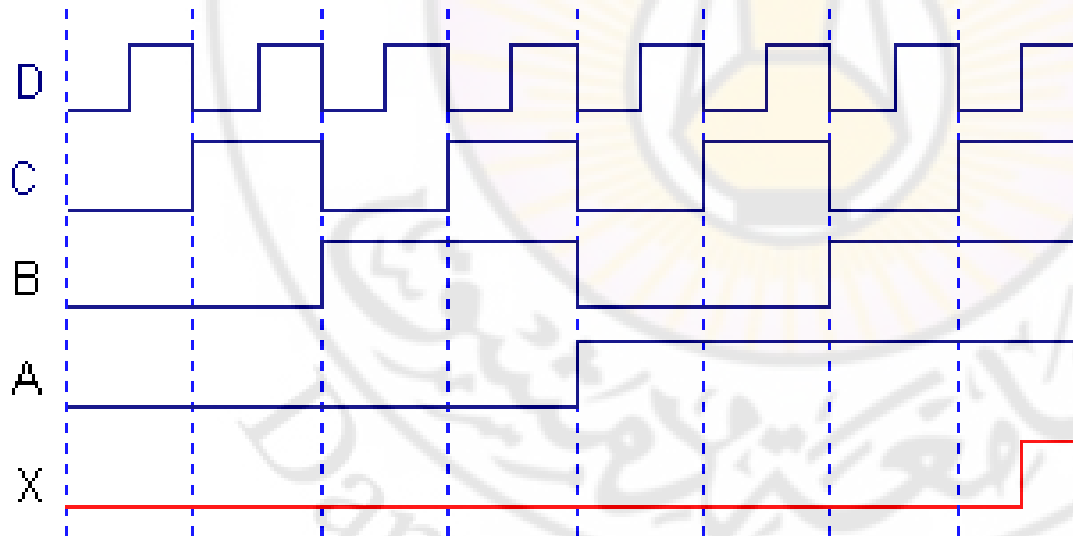


# The AND Gate

4 inputs >>> 16 combinations



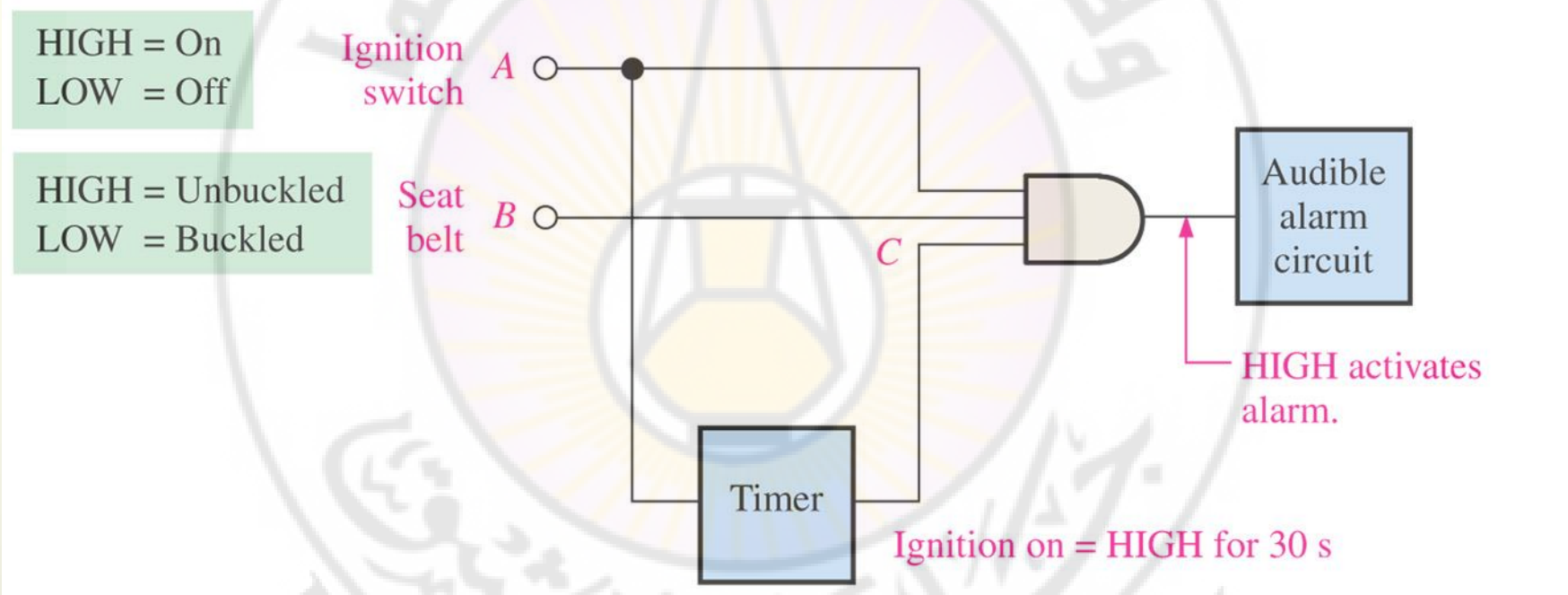
$$X = ABCD$$



A	B	C	D	X
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1

4-Input AND Gate

# A seat belt alarm system

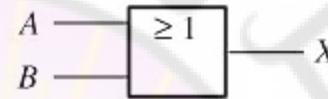


**Audible alarm is generated to remind the driver to fasten seat belt**

# 3. The OR Gate



Distinctive shape symbol



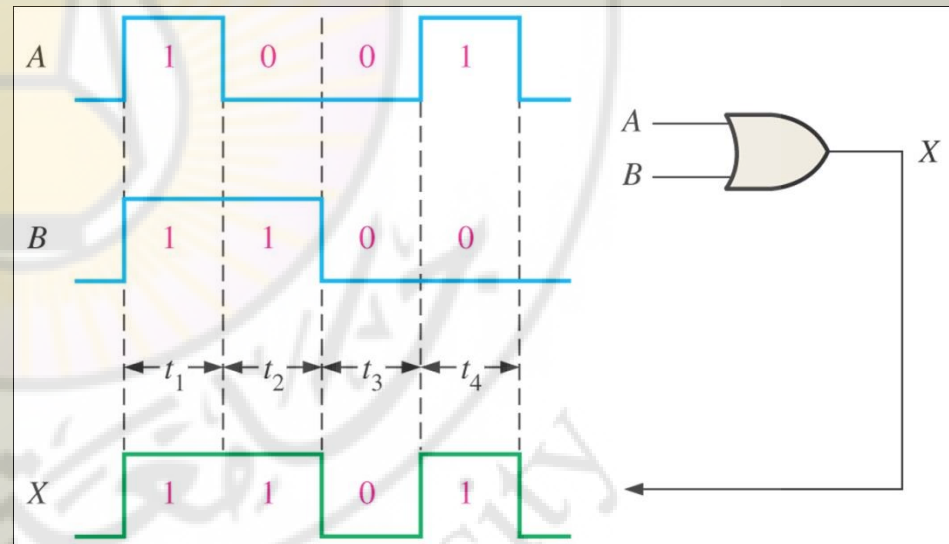
Rectangular outline symbol

A	B	X
0	0	0
0	1	1
1	0	1
1	1	1

Truth table

0 = LOW  
1 = HIGH

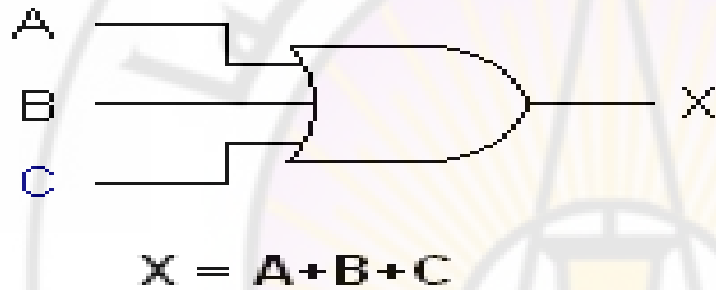
$X = A + B$   
Boolean expression



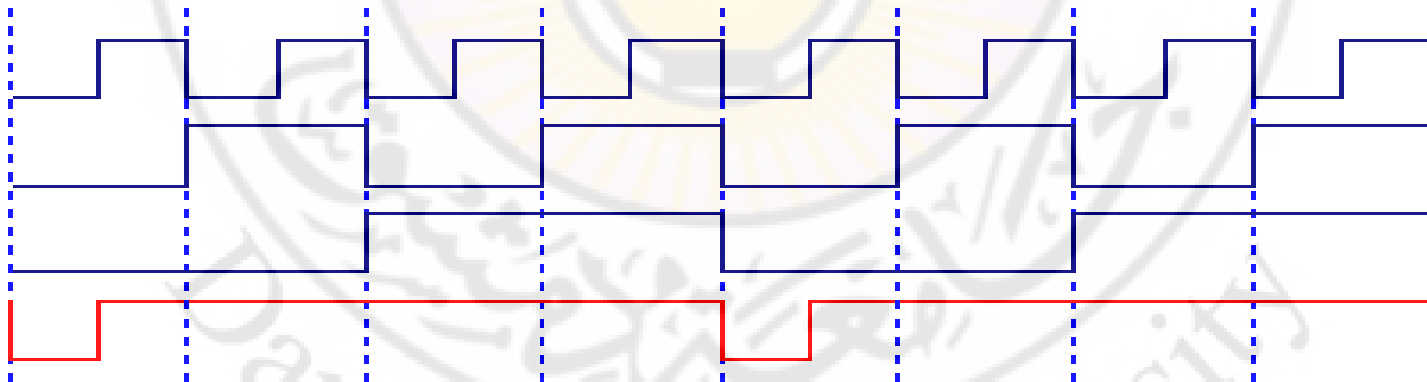
The output of an OR gate is HIGH whenever one or more inputs are HIGH

Timing diagram shows input output relationship

# The OR Gate

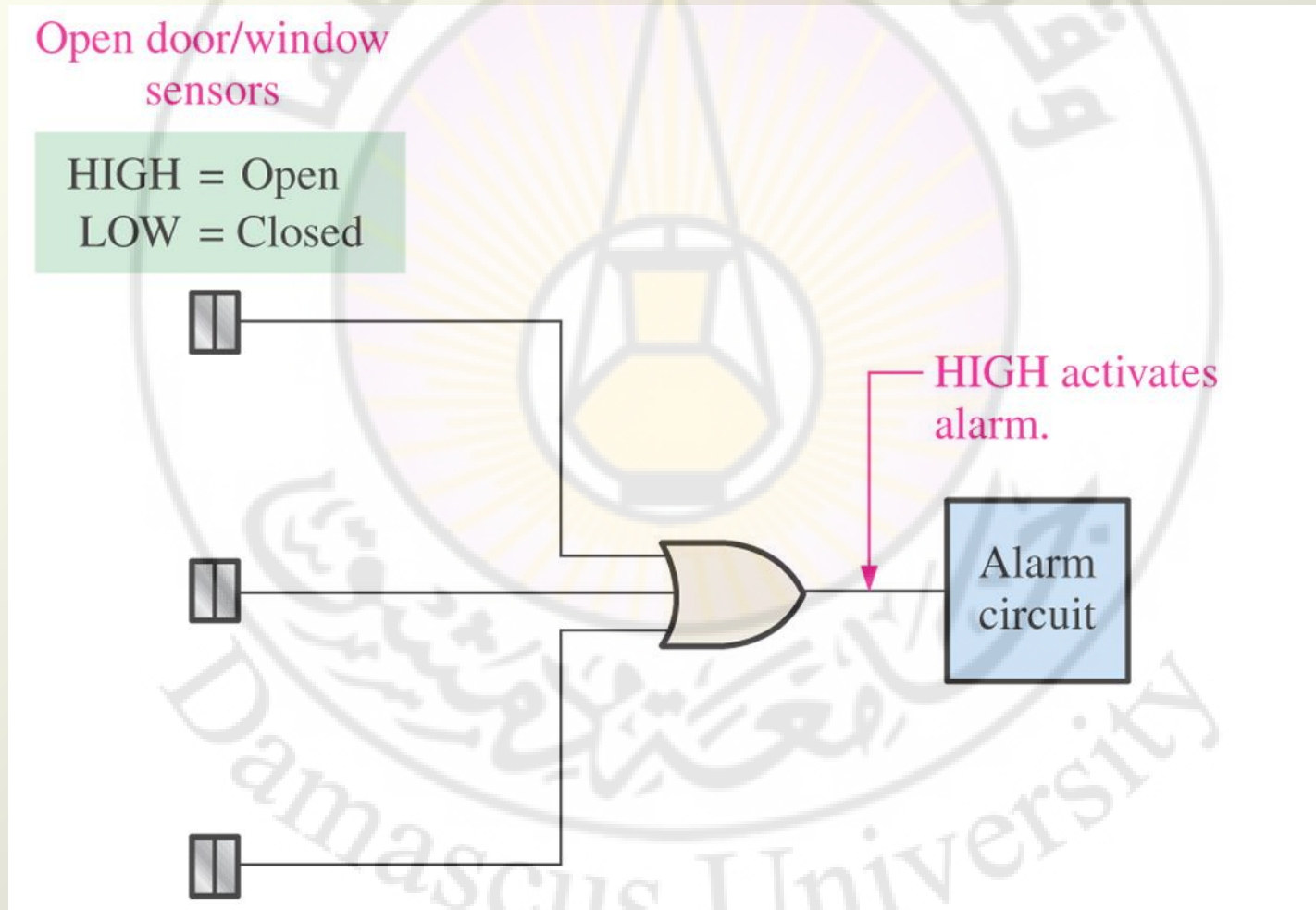


A	B	C	X
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

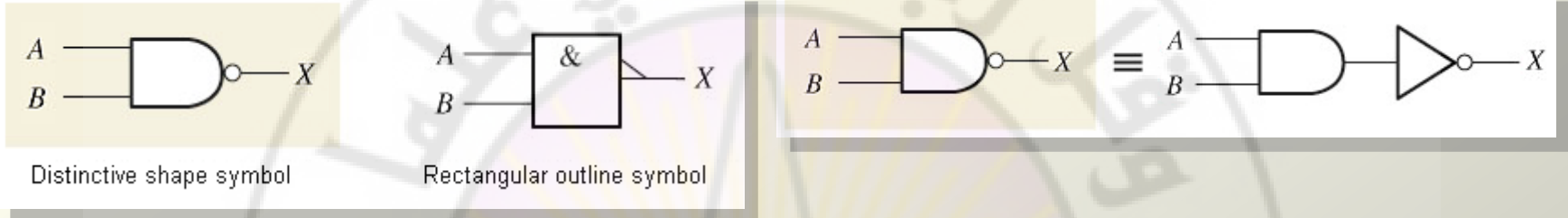


3-Input OR Gate

**A simplified intrusion detection system using an OR gate.**  
**Open door or window alarm (a room with two windows and a door)**



# 4. The NAND Gate

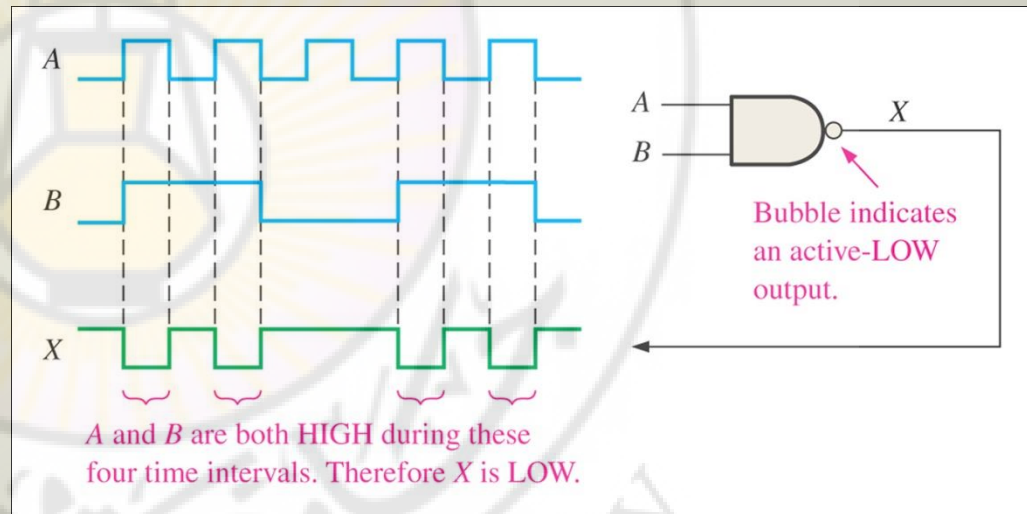


A	B	X
0	0	1
0	1	1
1	0	1
1	1	0

Truth table

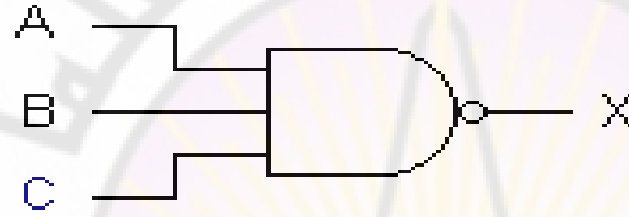
0 = LOW  
1 = HIGH

$X = \overline{AB}$   
Boolean expression



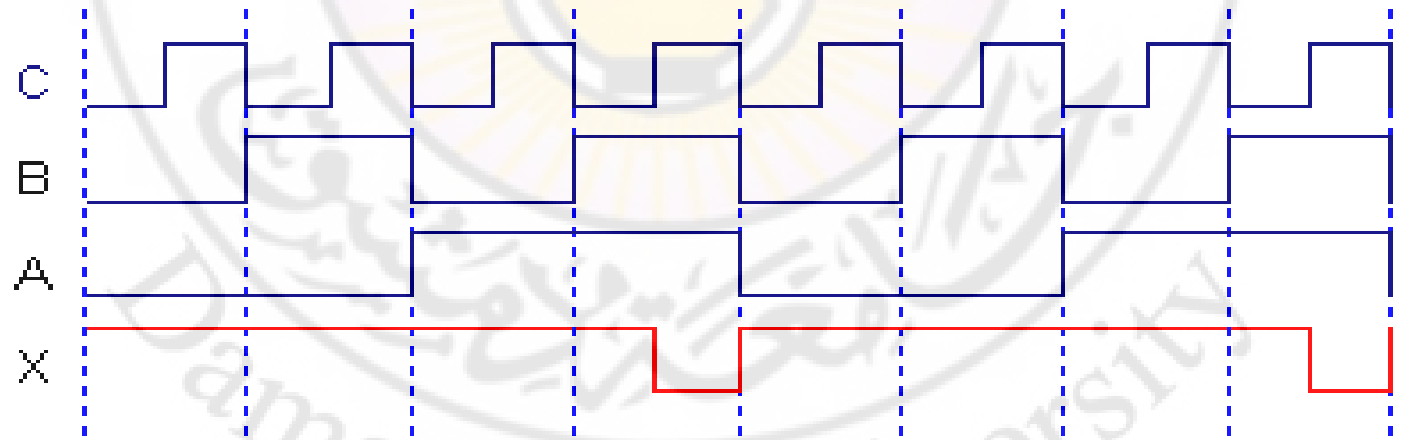
**The output of a NAND gate is HIGH whenever one or more inputs are LOW.**

# The NAND Gate



$$X = \overline{ABC}$$

A	B	C	X
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0



3-Input NAND Gate

## The NAND Gate



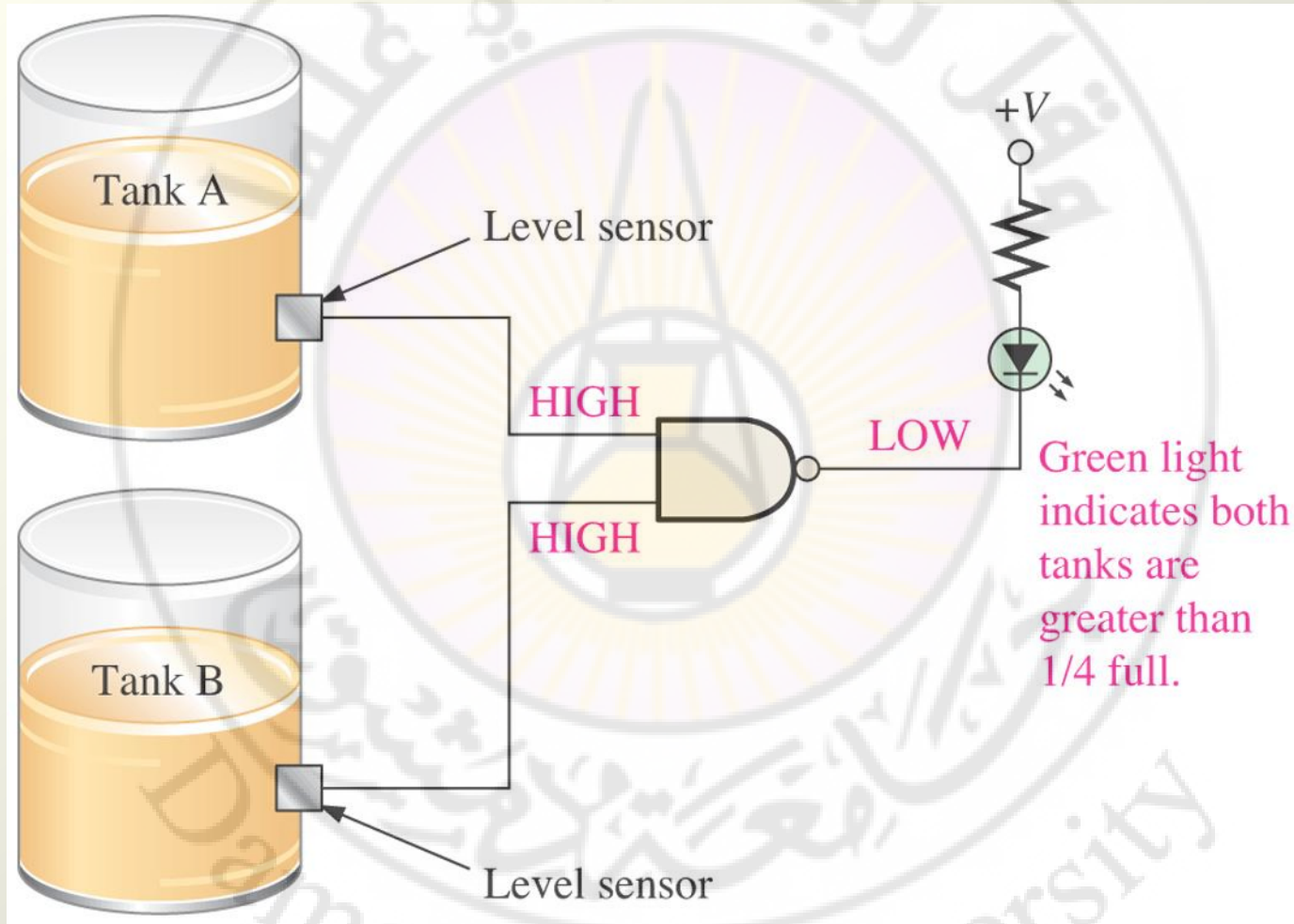
Inputs		Output
A	B	X
0	0	1
0	1	1
1	0	1
1	1	0

Output is low when both inputs are high

**Standard symbols representing the two equivalent operations of a NAND gate.**

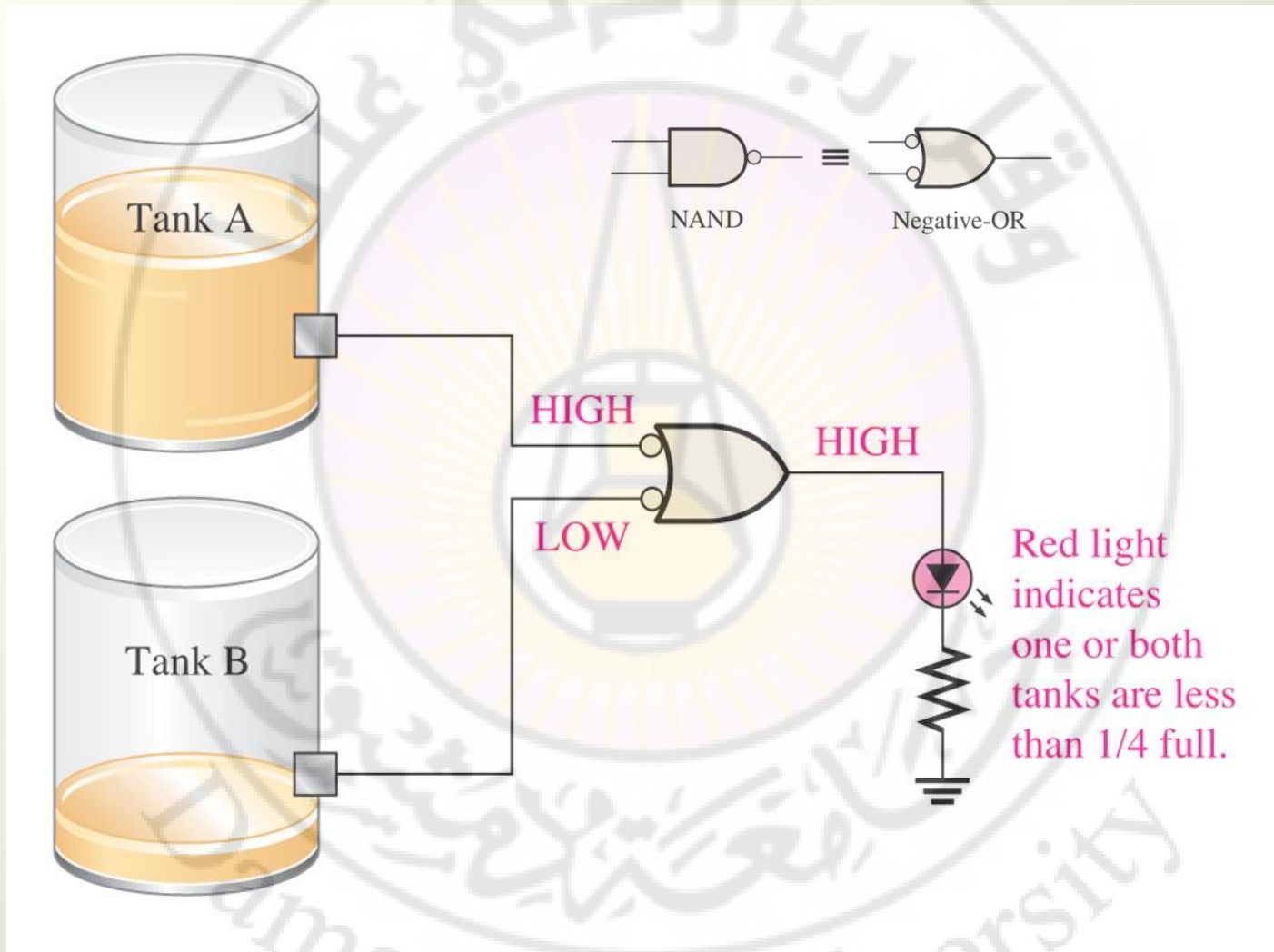


## Liquid Level detector, green light off



The Level sensors produce High level of 5 volt when the tanks are more than one-quarter full. When the volume of chemical drop to one-quarter full, the sensor puts out a Low level of 0 volt

## Liquid Level detector, Red light on

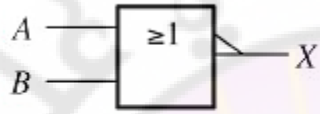


the volume of chemical drop to one-quarter full, the sensor puts out a Low level of 0 volt

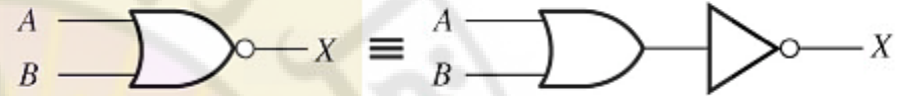
# 5. The NOR Gate



Distinctive shape symbol



Rectangular outline symbol



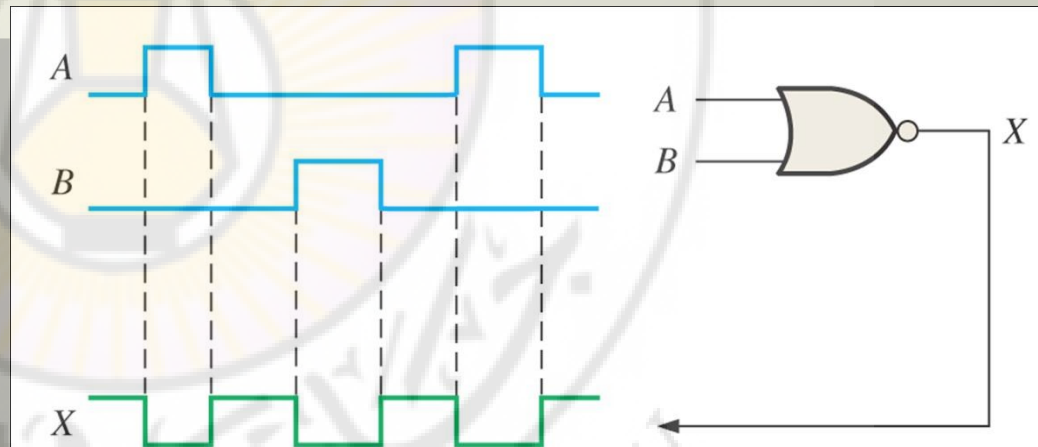
A	B	X
0	0	1
0	1	0
1	0	0
1	1	0

Truth table

0 = LOW  
1 = HIGH

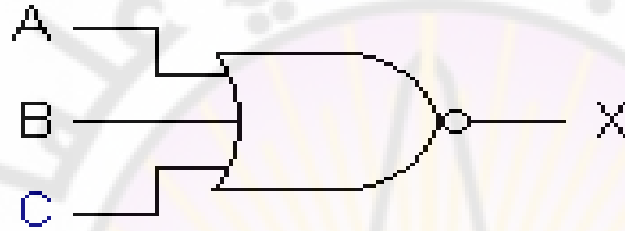
$$X = \overline{A + B}$$

Boolean expression



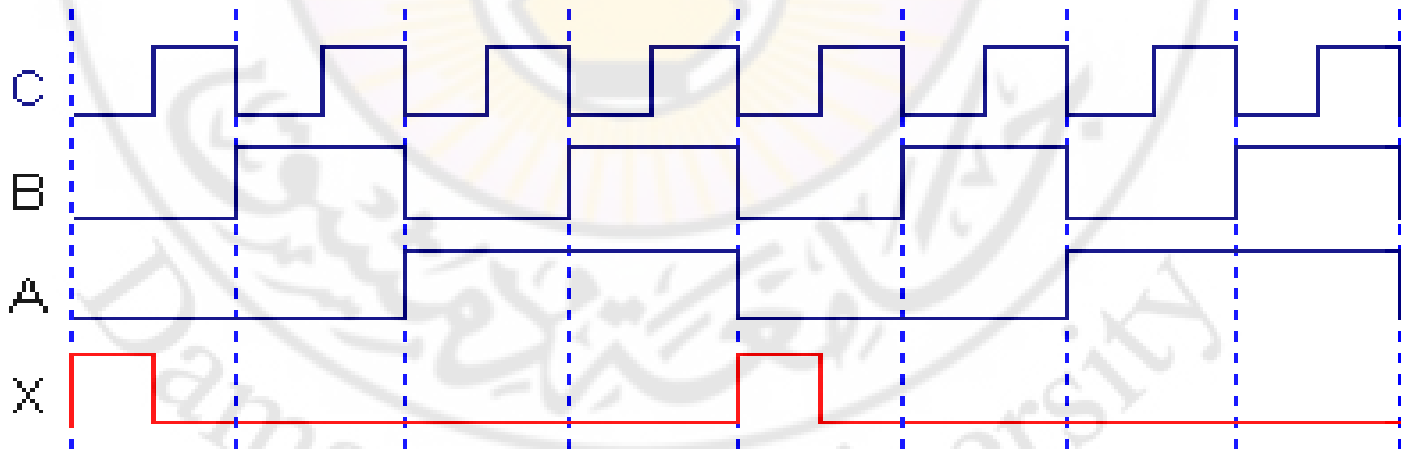
**The output of a NOR gate is LOW whenever one or more inputs are HIGH.**

# The NOR Gate



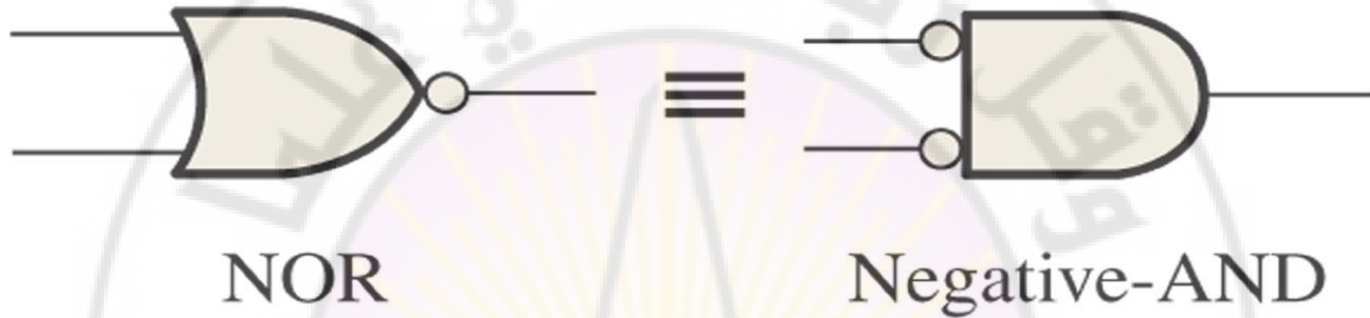
$$X = \overline{A+B+C}$$

A	B	C	X
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0



3-Input NOR Gate

## NOR Gate

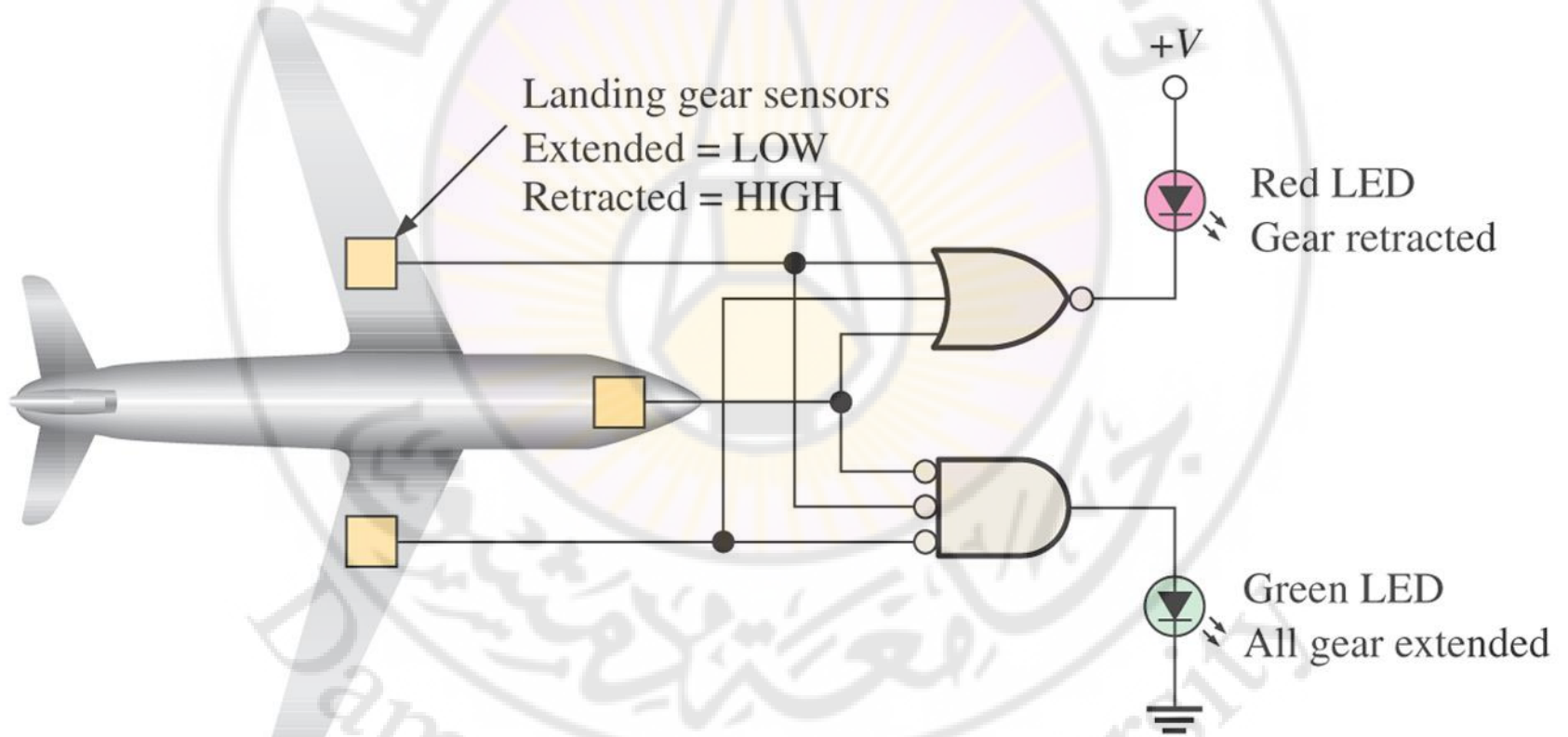


Inputs		Output
A	B	X
0	0	1
0	1	0
1	0	0
1	1	0

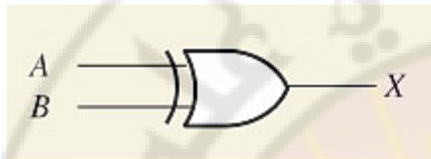
Output is high when both inputs are low

**Standard symbols representing the two equivalent operations of a NOR gate.**

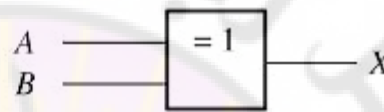
part of an aircraft's functional monitoring system  
Indicates the status of the landing gears before landing



# 6. Exclusive-OR Gate



Distinctive shape symbol



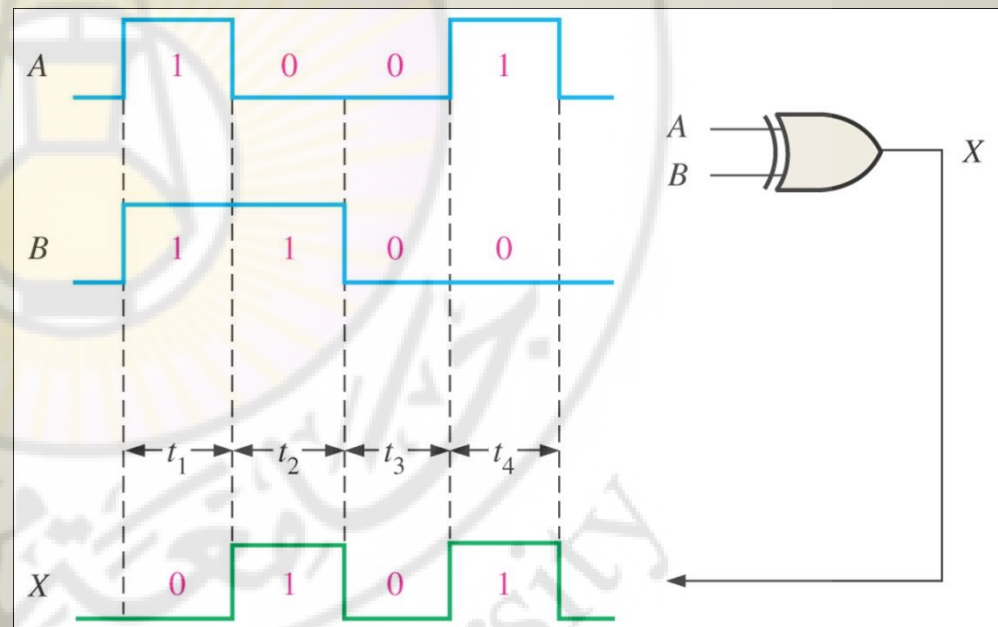
Rectangular outline symbol

A	B	X
0	0	0
0	1	1
1	0	1
1	1	0

Truth table

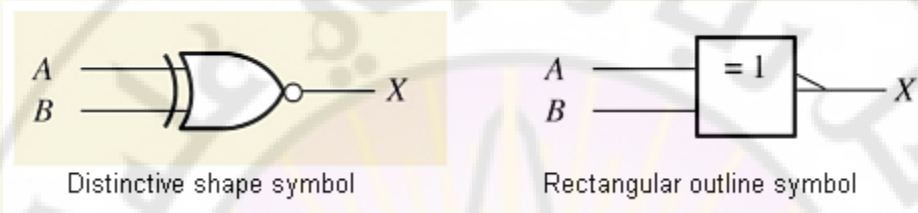
0 = LOW  
1 = HIGH

$X = A \oplus B$   
Boolean expression



The output of an XOR gate is HIGH whenever the two inputs are different.

# Exclusive-NOR Gate



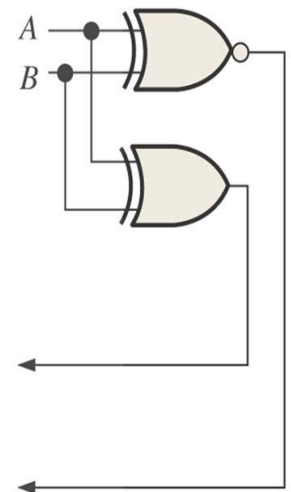
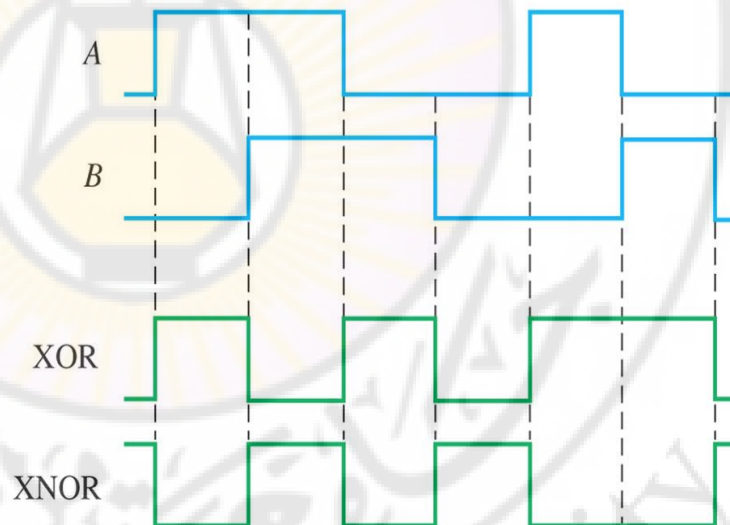
A	B	X
0	0	1
0	1	0
1	0	0
1	1	1

Truth table

0 = LOW  
1 = HIGH

$$X = \overline{A \oplus B}$$

Boolean expression

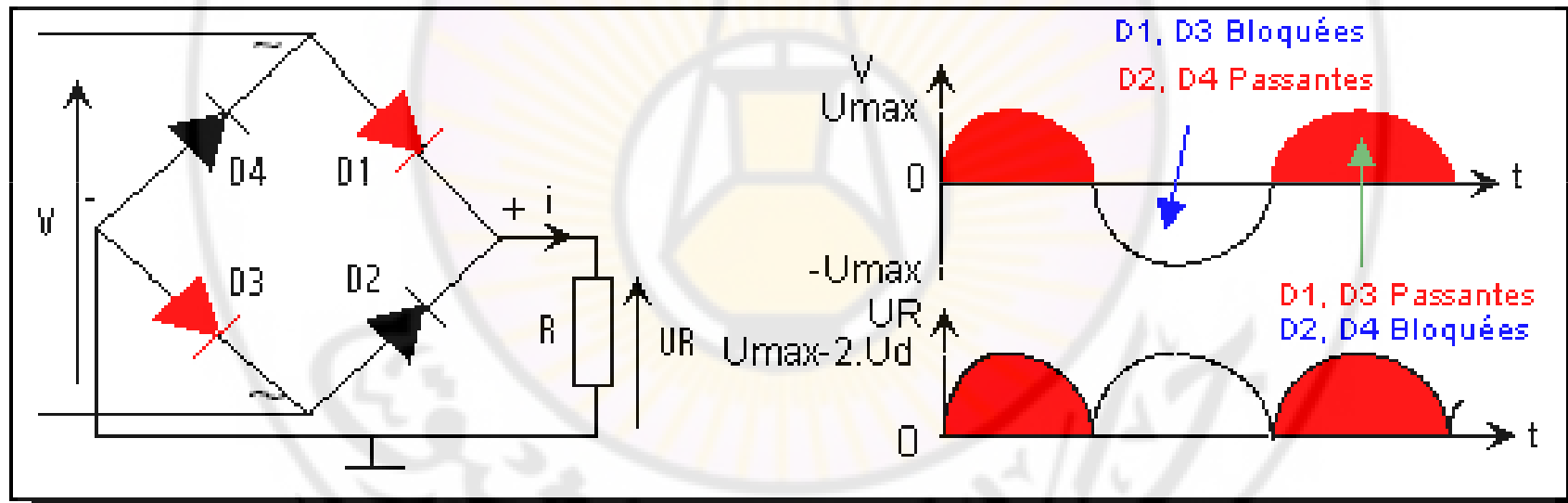


**The output of an XNOR gate is HIGH whenever the two inputs are identical.**



# تطبيقات الديود

## Diode Applications



# Diode Applications

## 1. مقدمة

يُستخدم الثنائي العادي في العديد من التطبيقات والتي سنعرض منها:

(1) تقويم الإشارة الجيبية: Rectification

(2) دارات القص: Diode Limiting Circuits (Clippers)

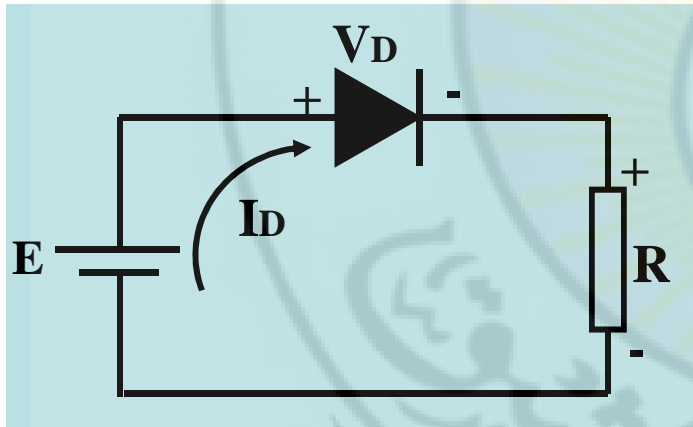
(3) دارات الإزاحة: Diode Clamping Circuits  
(Clampers)

يوجد أيضاً مجموعة من الثنائيات الخاصة المستخدمة في تطبيقات محددة والتي سندرس منها ثنائي زينر

# Diode Applications

## 2. خط الحمل

هو خط مستقيم يمثل الحمل المطبق على الثنائي، يحدد تقاطعه مع منحنى الخواص نقطة التشغيل للنظام



$$E = V_D + I_D R$$

$$I_D = I_S \left( e^{\frac{KV_D}{T}} - 1 \right)$$

### الحل البياني

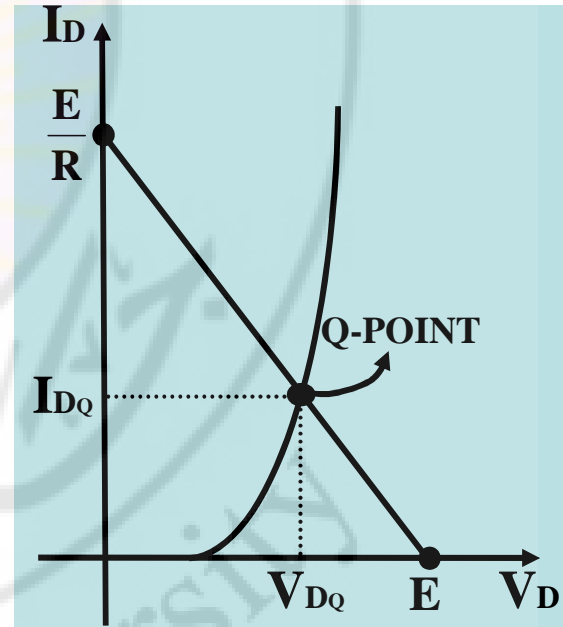
$$E - V_D - V_R = 0$$

$$E = V_D + I_D R$$

$$I_D = -\frac{1}{R} (V_D - E)$$

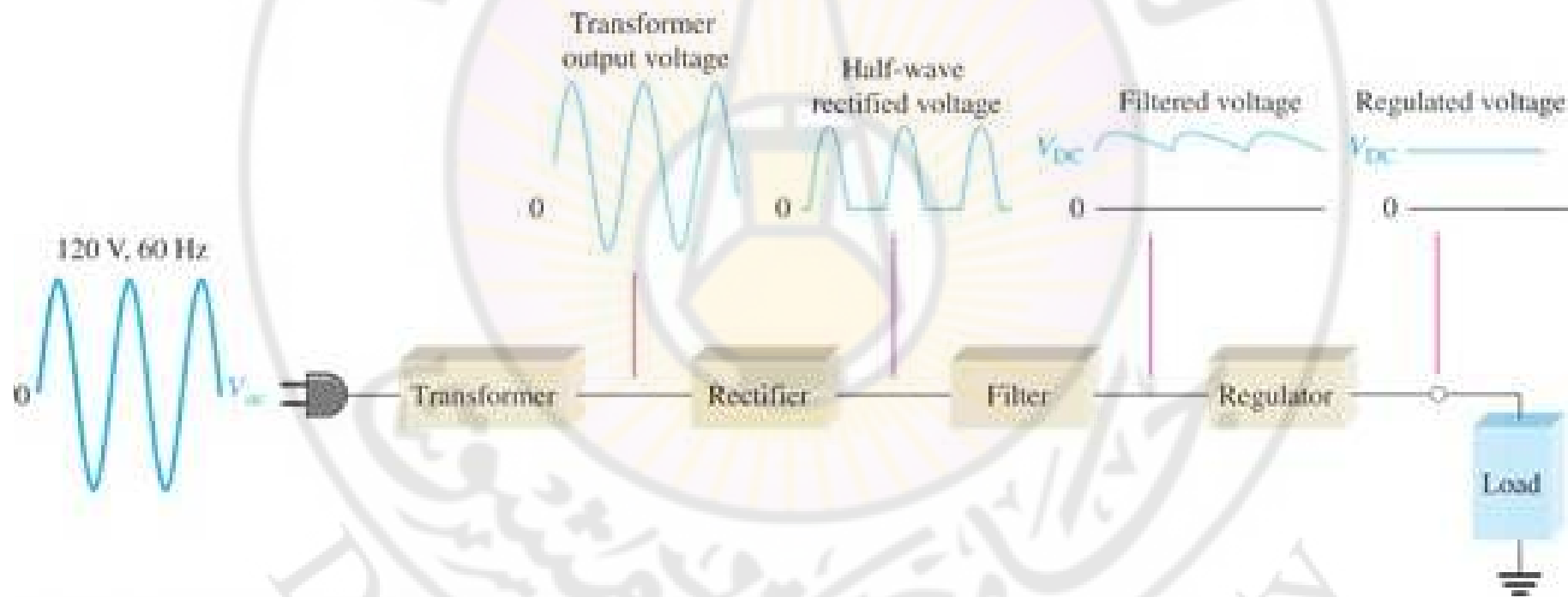
$$V_D = 0 \Rightarrow I_D = \frac{E}{R}$$

$$I_D = 0 \Rightarrow V_D = E$$



# Diode Applications

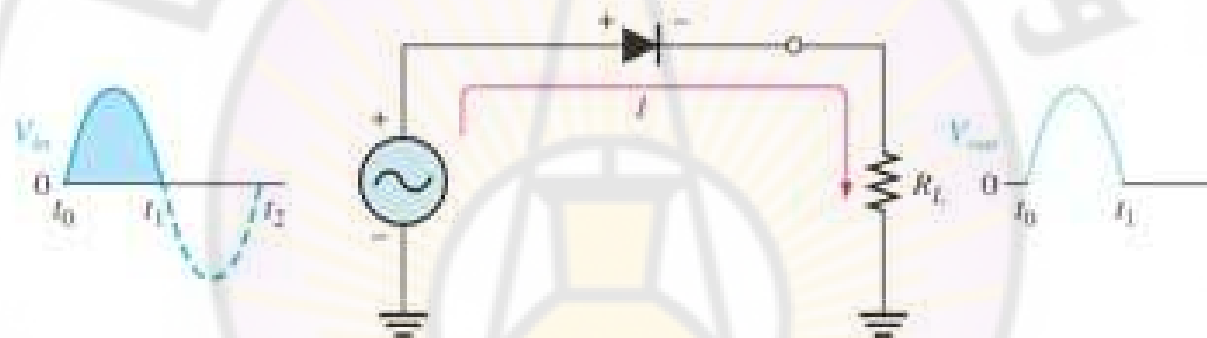
## 3. تقويم الإشارة الجيبية: Rectification



(a) Complete power supply with transformer, rectifier, filter, and regulator

# Diode Applications

## ■ مقوم نصف الموجة: Half wave Rectifier

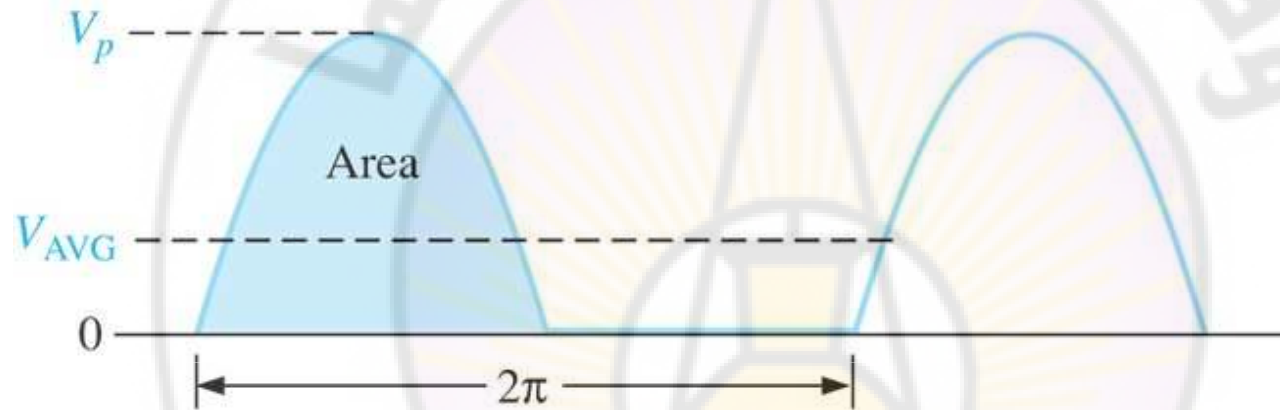


(a) During the positive alternation of the 60 Hz input voltage, the output voltage looks like the positive half of the input voltage. The current path is through ground back to the source.



(b) During the negative alternation of the input voltage, the current is 0, so the output voltage is also 0.

# Diode Applications



$$v_i = V_m \sin \omega t$$

$$V_{AVG} = \frac{1}{T} \int_0^{T/2} V_m \sin \frac{2\pi t}{T} dt = \frac{V_m}{\pi} = 0.318 \times V_m$$

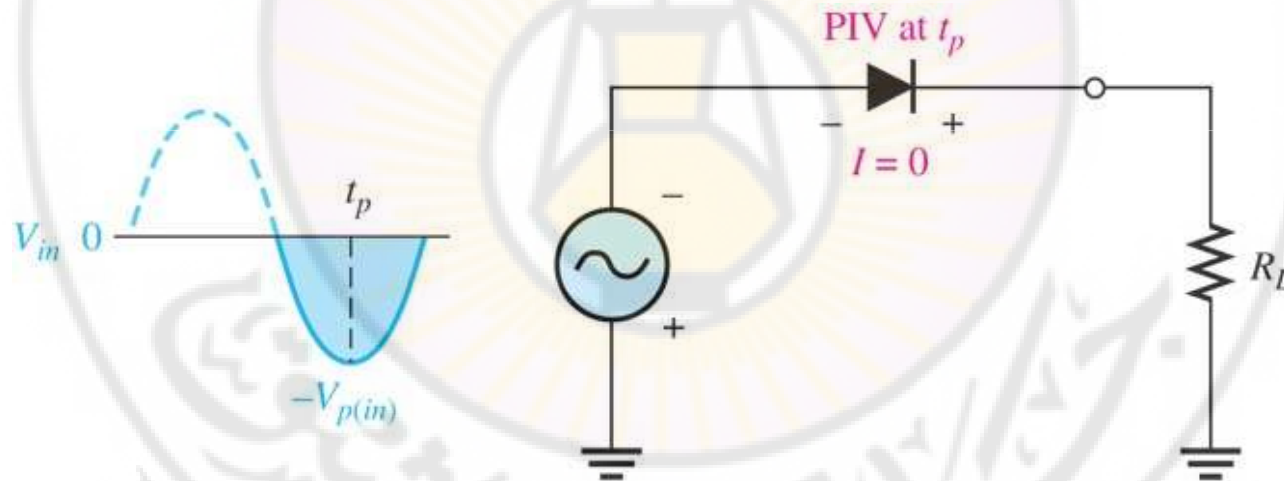
$$V_P = V_m - 0.7$$

# Diode Applications

## ■ جهد القمة العكسي: Peak Inverse Voltage

هو جهد الانحياز العكسي الأعظم الذي يطبق على الديود أثناء عمله في دائرة

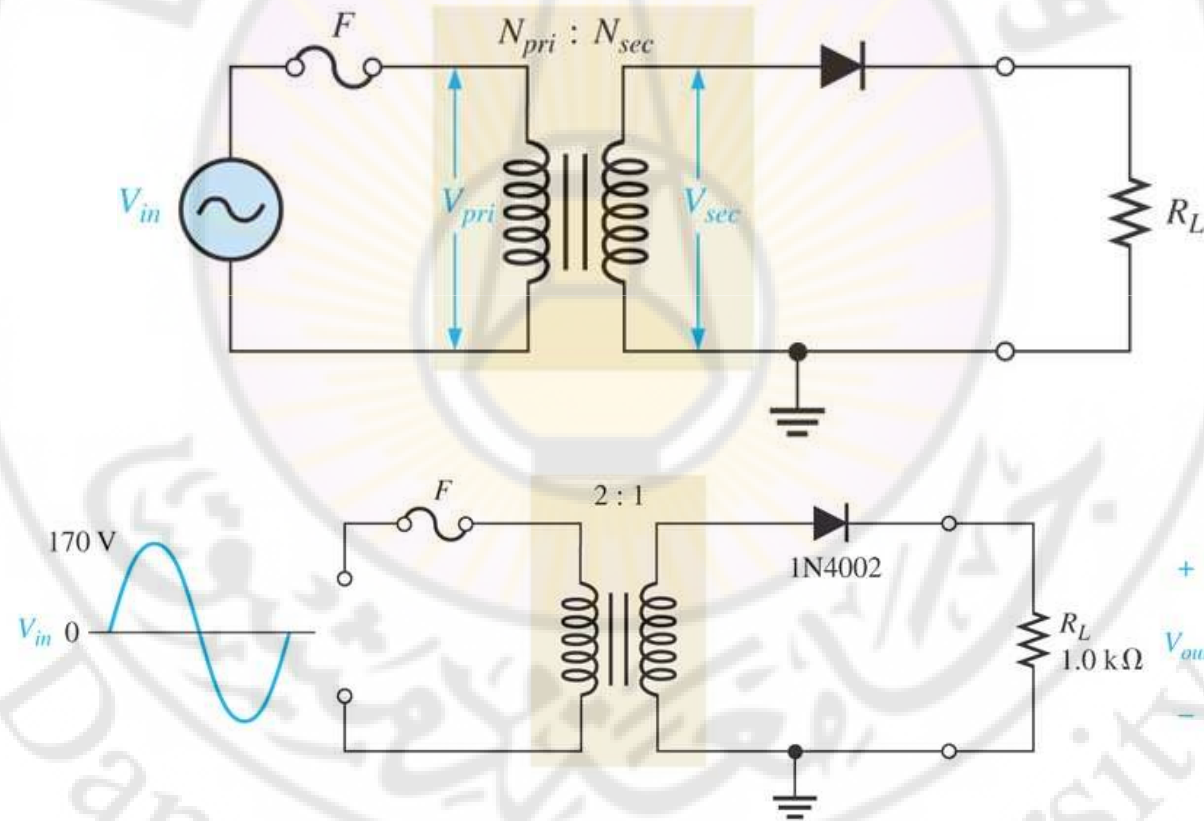
ما



$$PIV = V_K - V_A$$

# Diode Applications

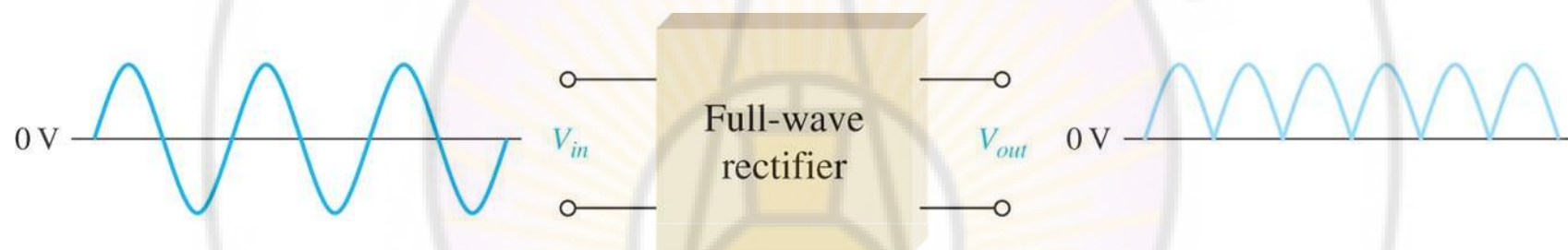
■ مقوم نصف الموجة بمحولة جهد:





# Diode Applications

## ■ مقوم الموجة الكاملة: Full wave Rectifier

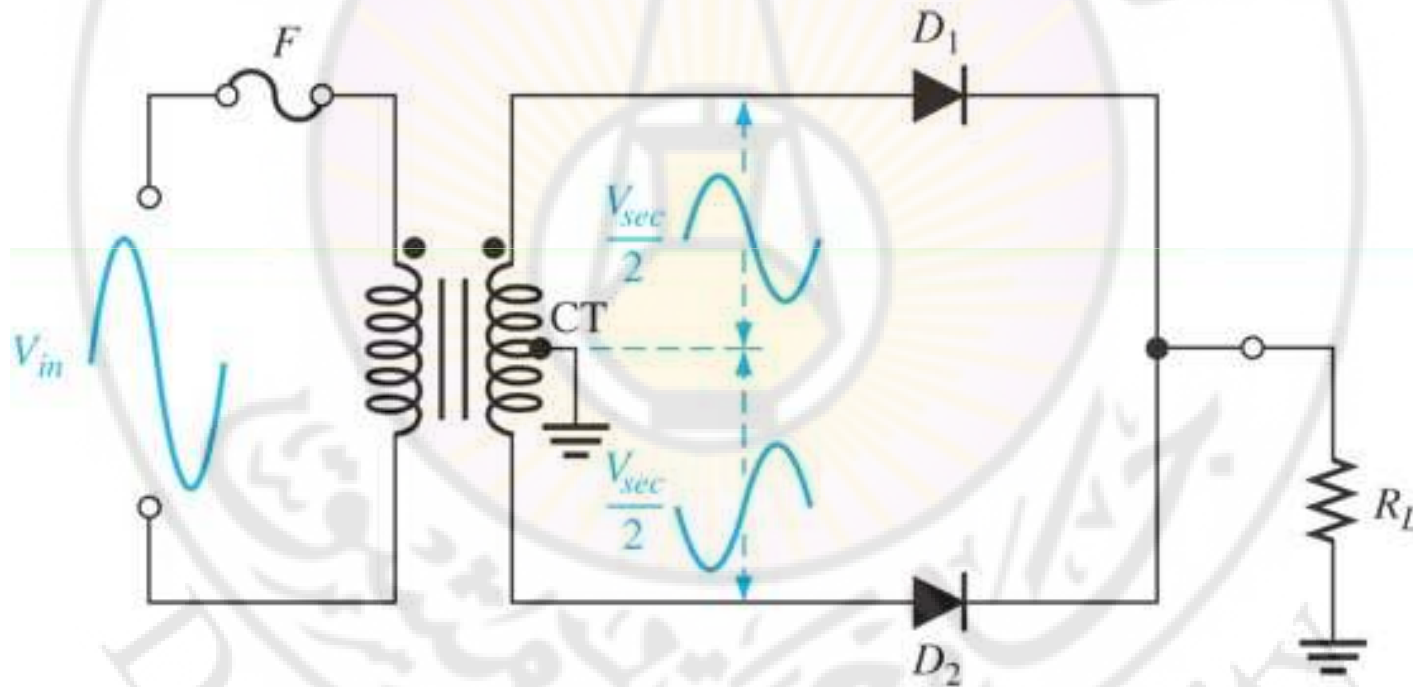


$$v_i = V_m \sin \omega t$$

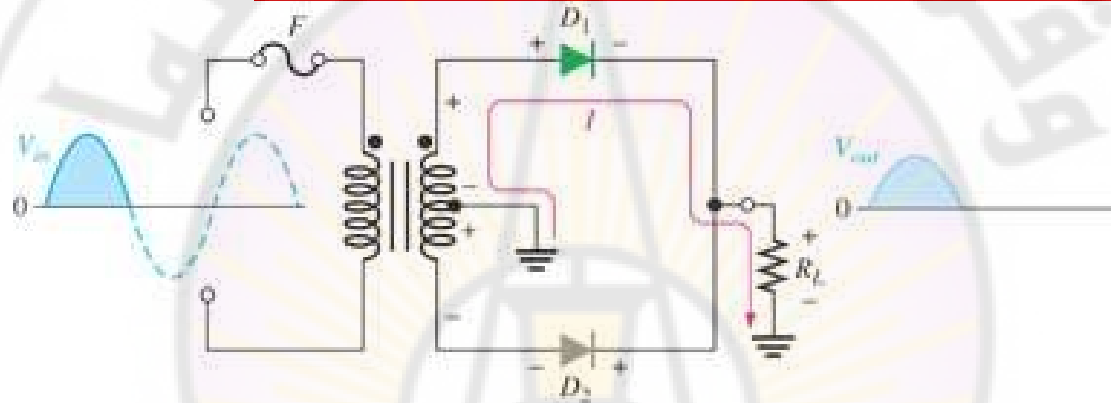
$$V_{AVG} = \frac{1}{T} \int_0^T V_m \sin \frac{2\pi t}{T} dt = \frac{2V_m}{\pi} = 0.636 \times V_m$$

# Diode Applications

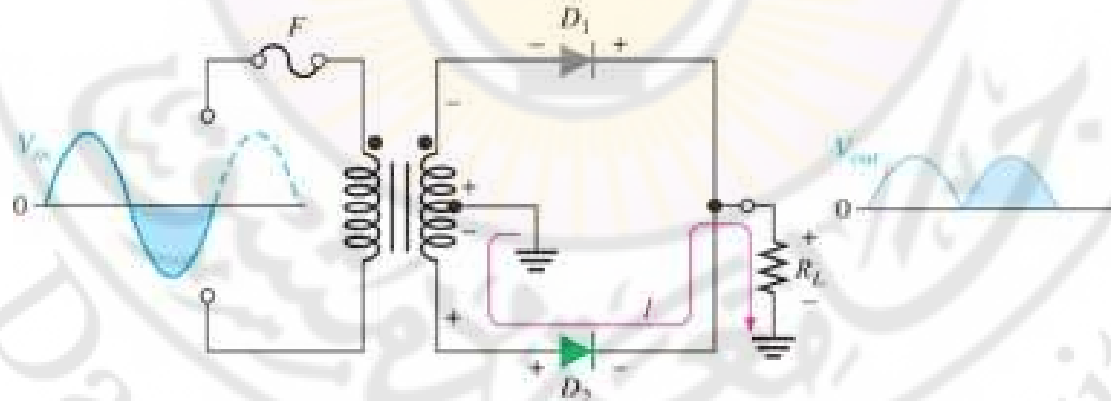
■ مقوم الموجة الكاملة باستخدام محول ذو نقطة وسط وديودين:



# Diode Applications

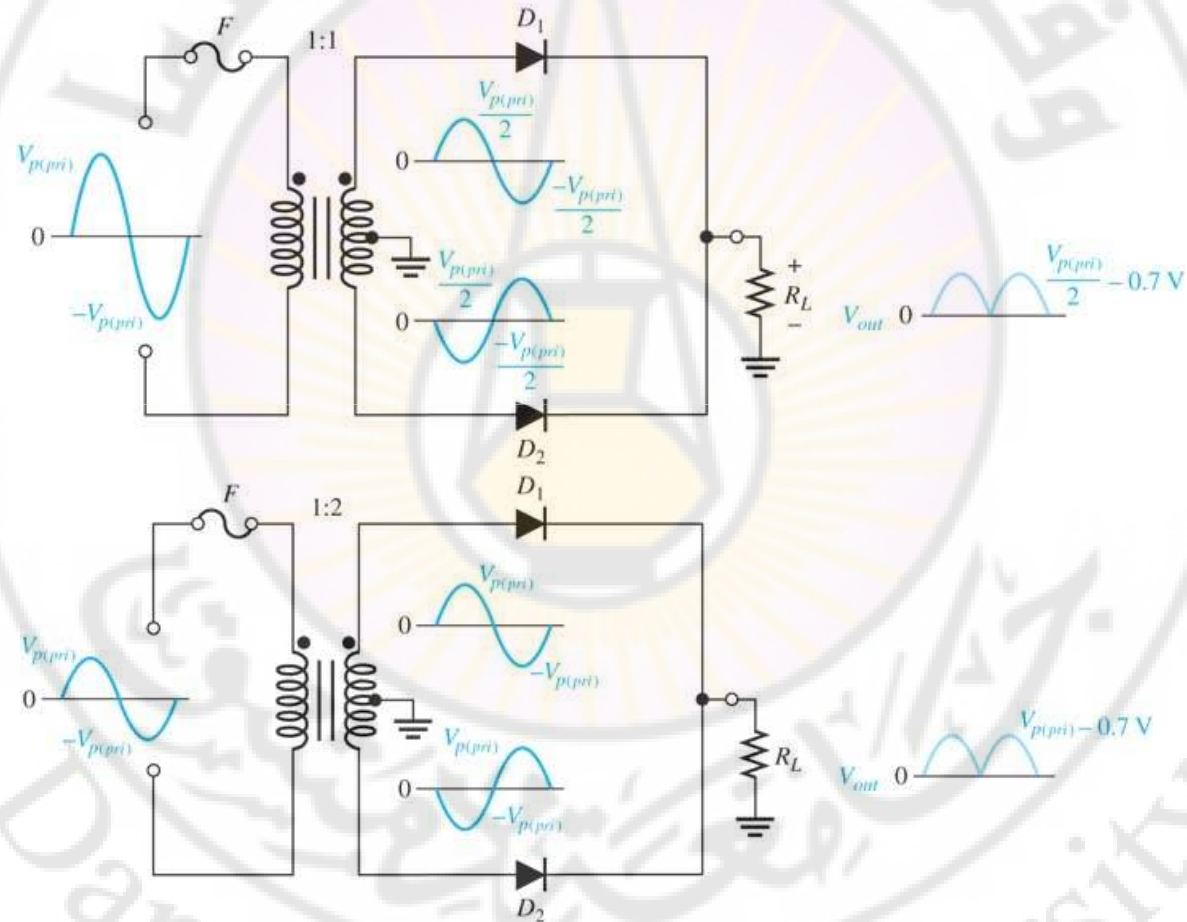


(a) During positive half-cycles,  $D_1$  is forward-biased and  $D_2$  is reverse-biased.

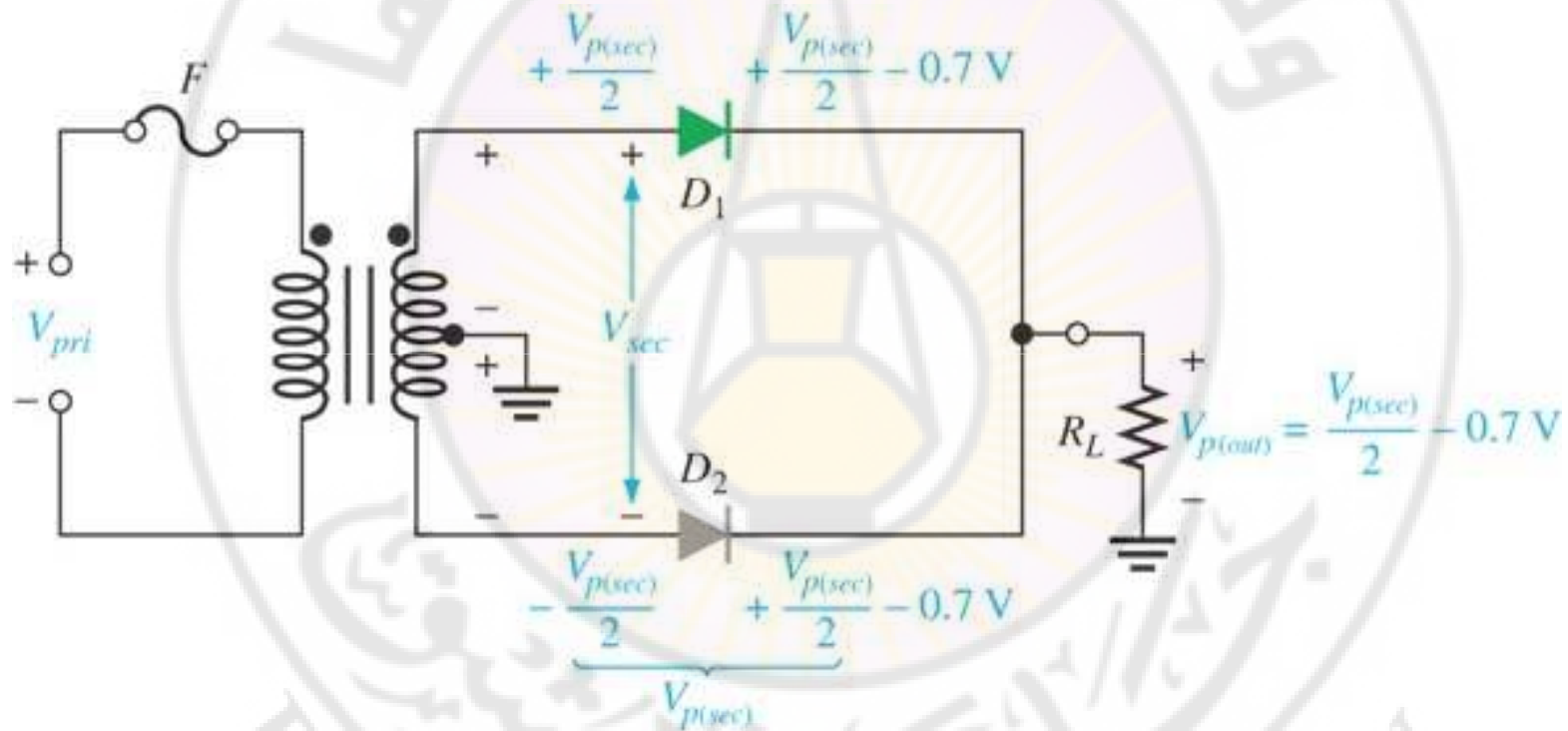


(b) During negative half-cycles,  $D_2$  is forward-biased and  $D_1$  is reverse-biased.

# Diode Applications

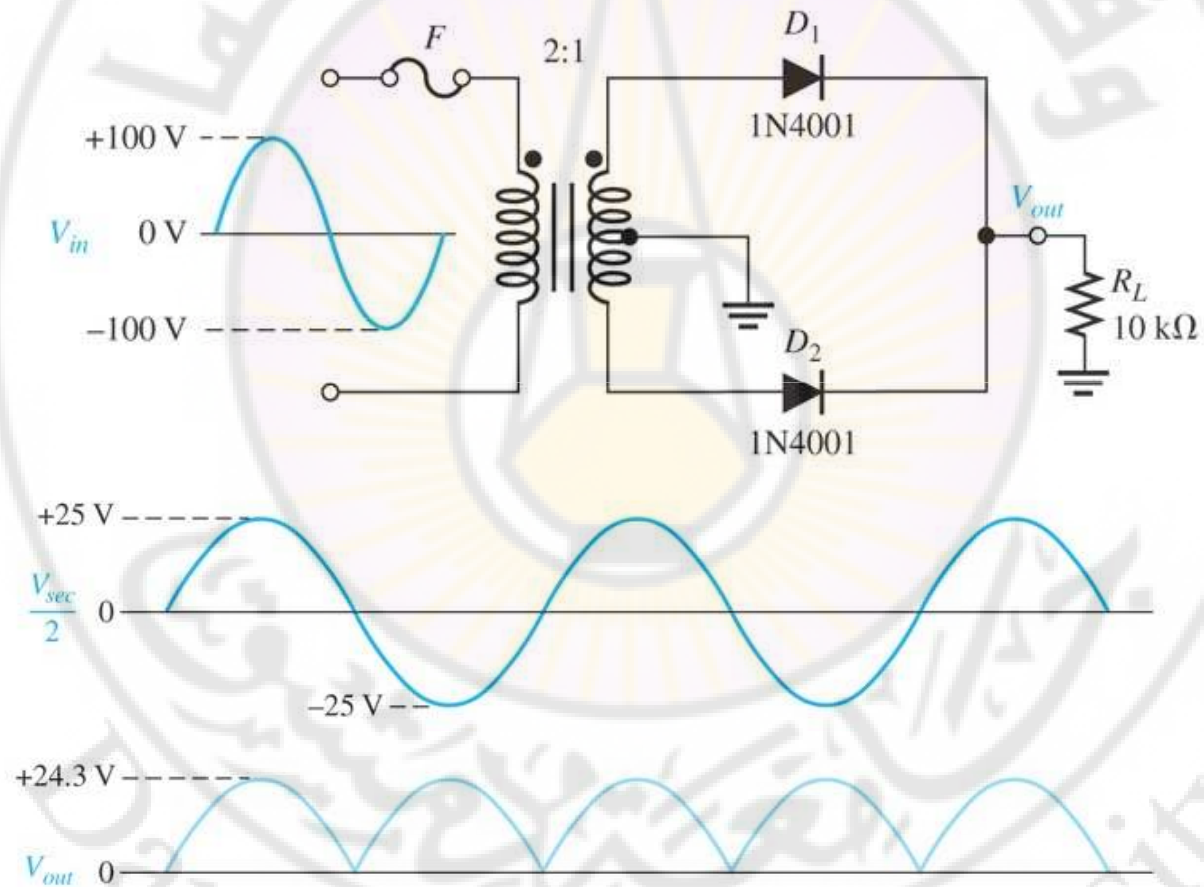


# Diode Applications



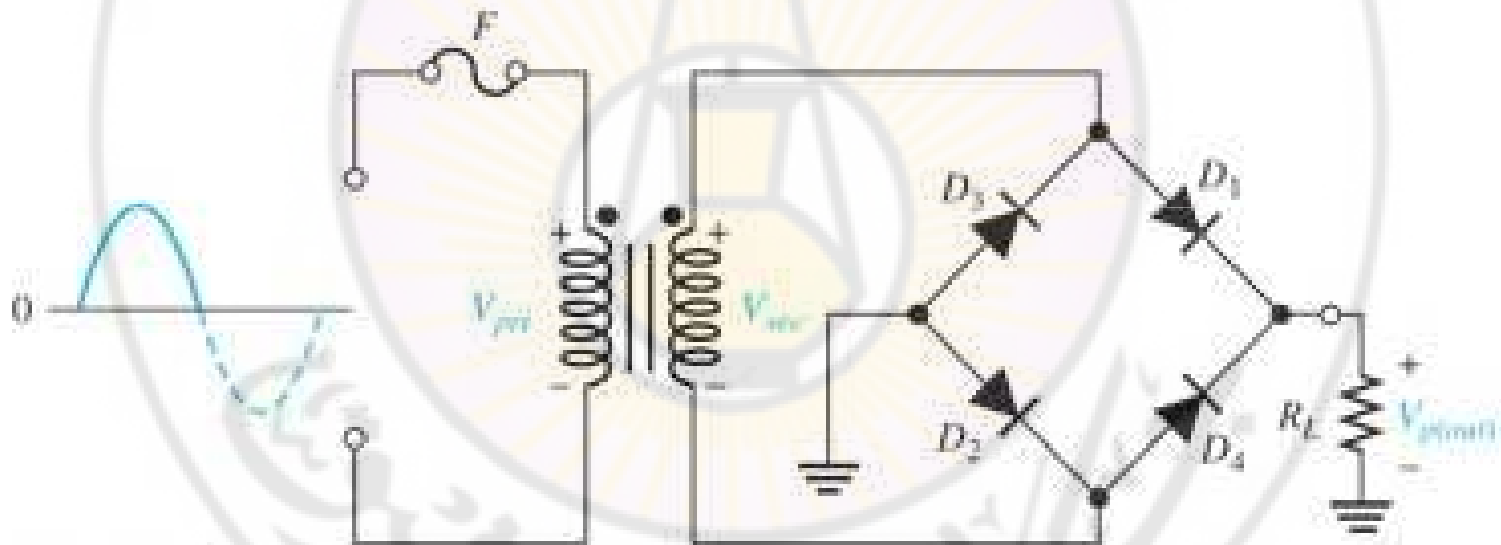
$$PIV =$$

# Diode Applications

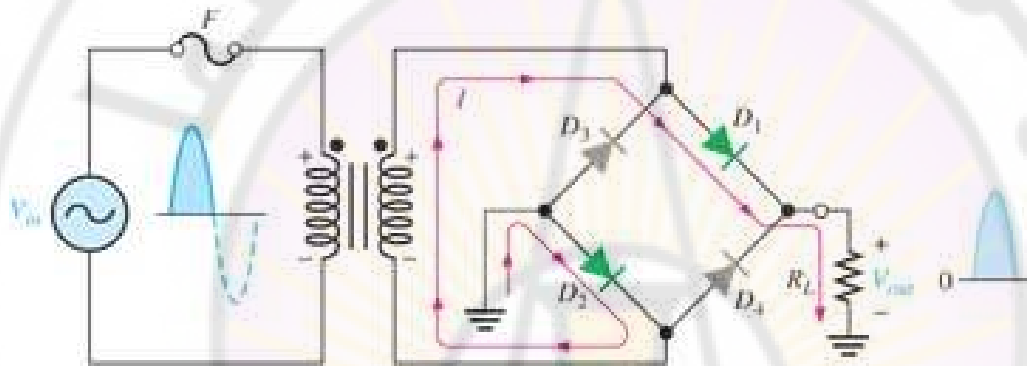


# Diode Applications

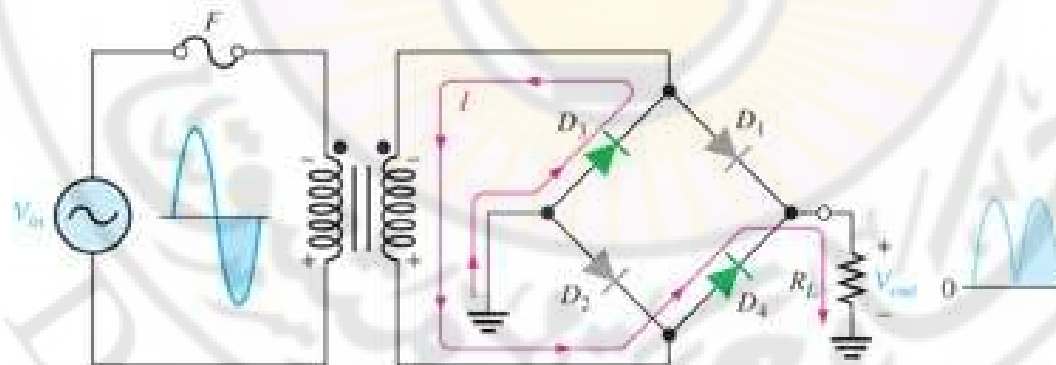
■ مقوم الموجة الكاملة باستخدام جسر من الديودات:



# Diode Applications



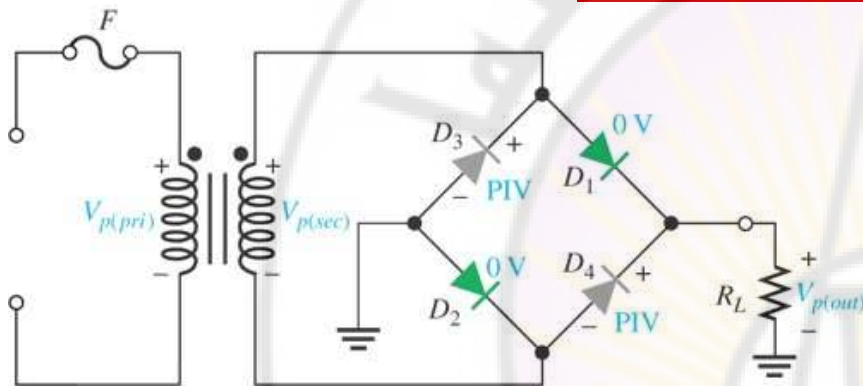
(a) During the positive half-cycle of the input,  $D_1$  and  $D_2$  are forward-biased and conduct current.  $D_3$  and  $D_4$  are reverse-biased.



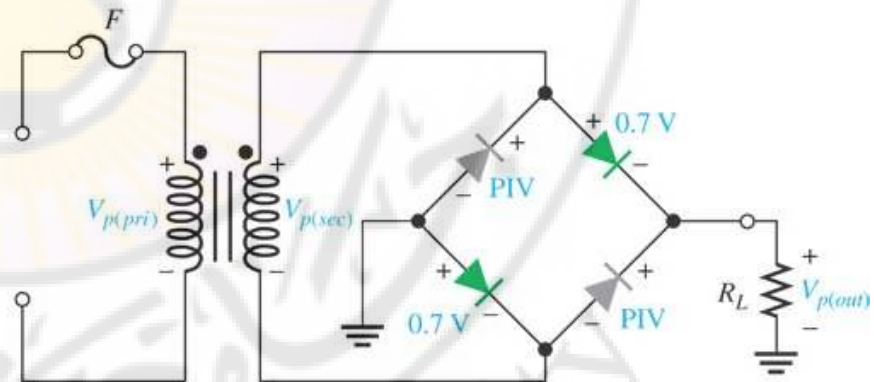
(b) During the negative half-cycle of the input,  $D_3$  and  $D_4$  are forward-biased and conduct current.  $D_1$  and  $D_2$  are reverse-biased.



# Diode Applications



(a) For the ideal diode model (forward-biased diodes  $D_1$  and  $D_2$  are shown in green),  $PIV = V_{p(out)}$ .

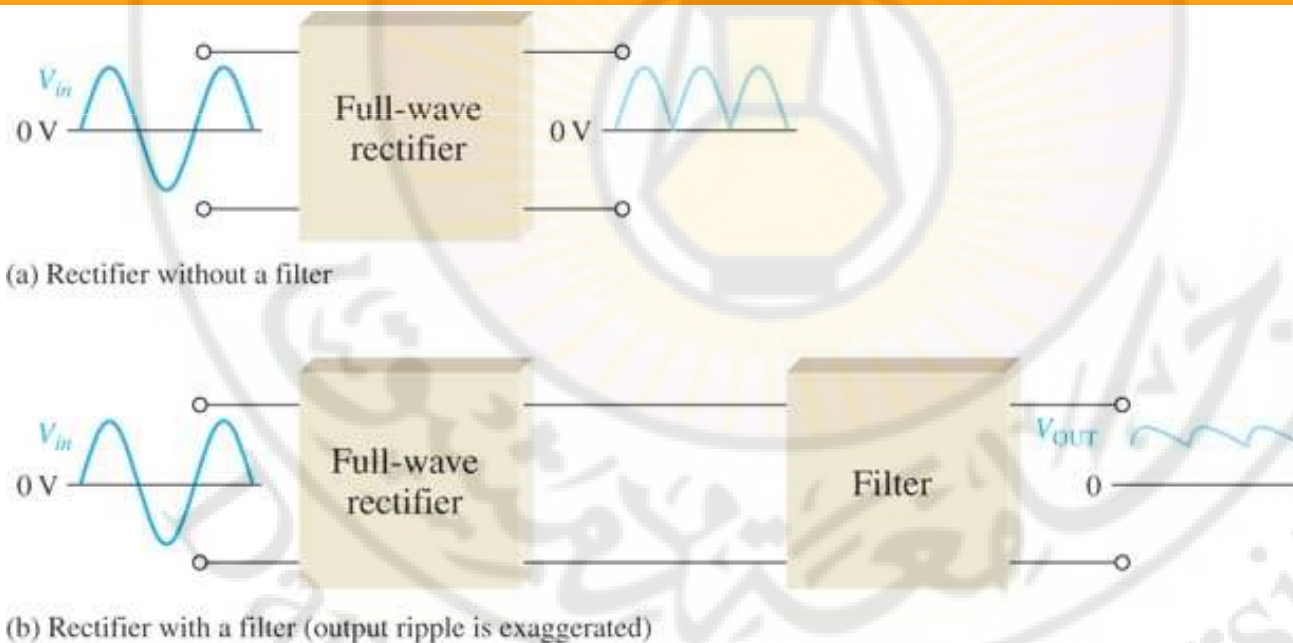


(b) For the practical diode model (forward-biased diodes  $D_1$  and  $D_2$  are shown in green),  $PIV = V_{p(out)} + 0.7 \text{ V}$ .

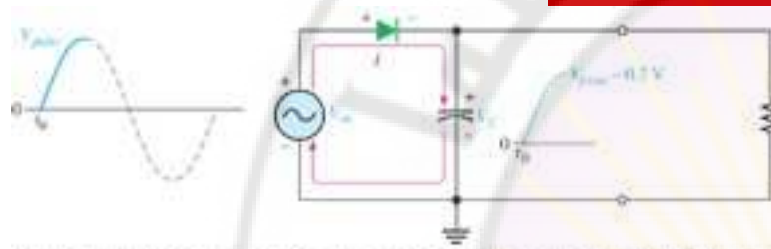
# Diode Applications

## ■ تنظيم الجهد

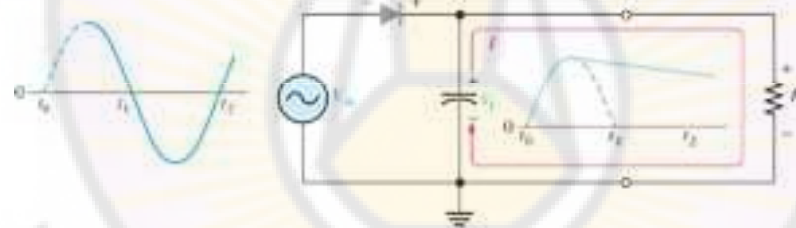
هو تحويل الموجة المقومة النبضية المستمرة إلى جهد مستمر أكثر نعومة  
ويستخدم من لتحقيق ذلك مرشح سعوي (مكثف) مناسب



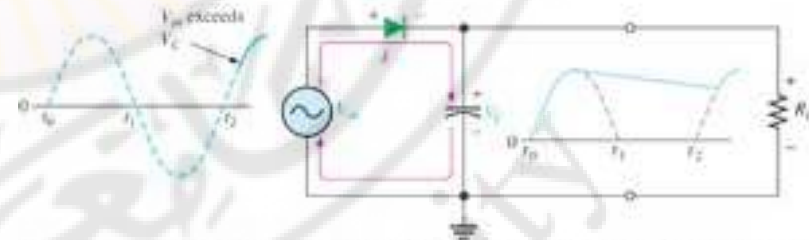
# Diode Applications



(a) Initial charging of the capacitor (diode is forward-biased) happens only once when power is turned on.

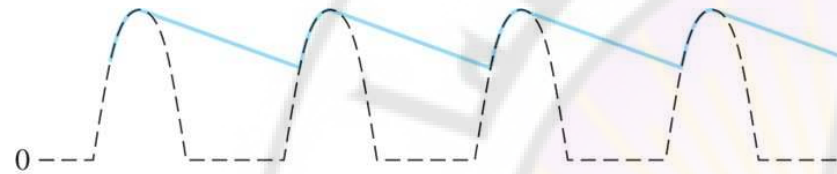


(b) The capacitor discharges through  $R_L$  after peak of positive alternation when the diode is reverse-biased. This discharging occurs during the portion of the input voltage indicated by the solid dark blue curve.



(c) The capacitor charges back to peak of input when the diode becomes forward-biased. This charging occurs during the portion of the input voltage indicated by the solid dark blue curve.

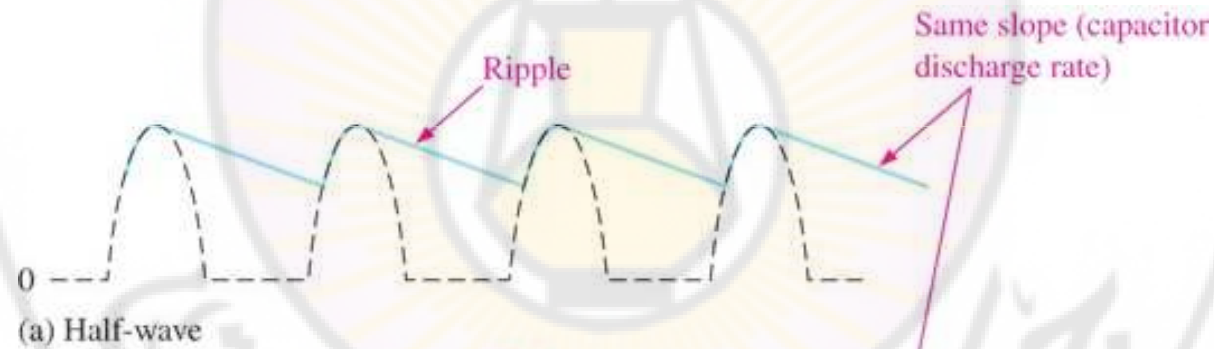
# Diode Applications



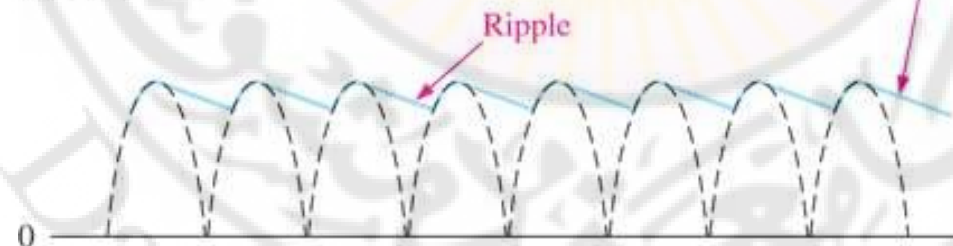
(a) Larger ripple means less effective filtering.



(b) Smaller ripple means more effective filtering. Generally, the larger the capacitor value, the smaller the ripple for the same input and load.



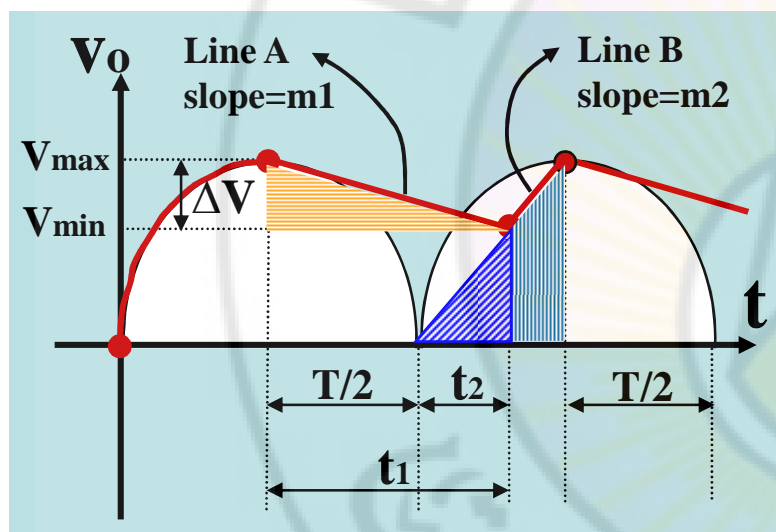
(a) Half-wave



(b) Full-wave

# Diode Applications

حساب قيمة المكثف اللازم لحمل معين للحصول على قيمة تعرج مرغوبة باستخدام تقريب الخط المستقيم



$$m_2 = \frac{V_{\max}}{T/2}$$

يُشحن المكثف وفق الخط المستقيم B ذو الميل  $m_2$ :

$$t_1 = \frac{-\Delta V}{m_1} = \frac{R_L \cdot C \cdot \Delta V}{V_{\max}}$$

$$t_2 = \frac{V_{\min}}{m_2} = \frac{T \cdot V_{\min}}{2V_{\max}}$$

$$t_1 = \frac{T}{2} + t_2 = \frac{T}{2} + \frac{T \cdot V_{\min}}{2V_{\max}} = \frac{R_L \cdot C \cdot \Delta V}{V_{\max}} = \frac{T(2 - \Delta V/V_{\max})}{2}$$

$$R_L \cdot C \cdot \frac{\Delta V}{V_{\max}} = \frac{1}{2F_P} \left(2 - \frac{\Delta V}{V_{\max}}\right) = \frac{1}{F_P} \left(1 - \frac{\Delta V}{2V_{\max}}\right)$$

$$\frac{\Delta V}{2V_{\max}} \ll 1 \Rightarrow R_L \cdot C \cdot \frac{\Delta V}{V_{\max}} = \frac{1}{F_P}$$

$$\Delta V = V_{\max} - V_{\min}$$

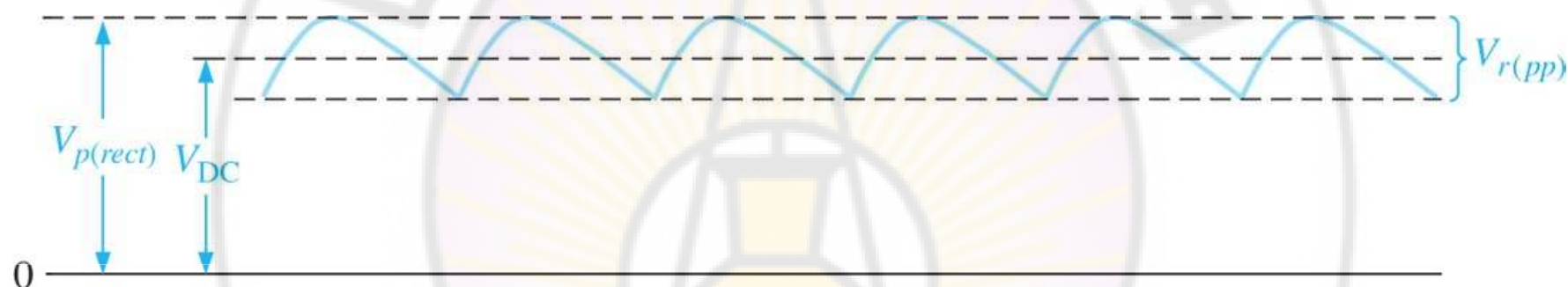
$$m_1 = \frac{-V_{\max}}{R_L \cdot C}$$

يفرغ المكثف شحنته وفق الخط المستقيم A ذو الميل  $m_1$ :

$$C = \frac{V_{\max}}{\Delta V \cdot F_P \cdot R_L}$$

# Diode Applications

حساب قيمة التعرج لمكثف ومقاومة حمل معلومين:



$$r = \frac{V_{r(PP)}}{V_{DC}}$$

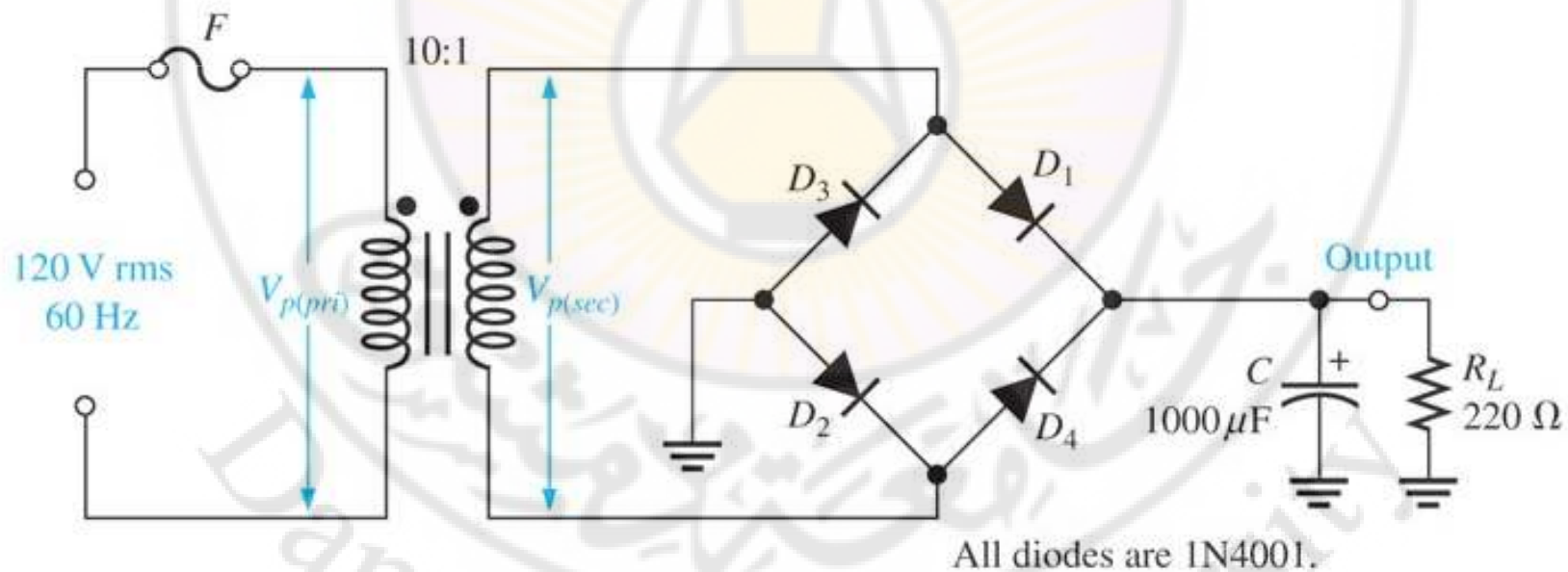
$$V_{r(PP)} = \frac{1}{f \cdot R_L \cdot C} V_{P(rect)}$$

$$V_{DC} = \left( 1 - \frac{1}{2f \cdot R_L \cdot C} \right) V_{P(rect)}$$

# Diode Applications

مثال:

في الدارة المبينة أدناه المطلوب:  
(1) رسم إشارة الخرج (حساب المطال ودور الإشارة)  
(2) حساب عامل التعرج



# Diode Applications

---

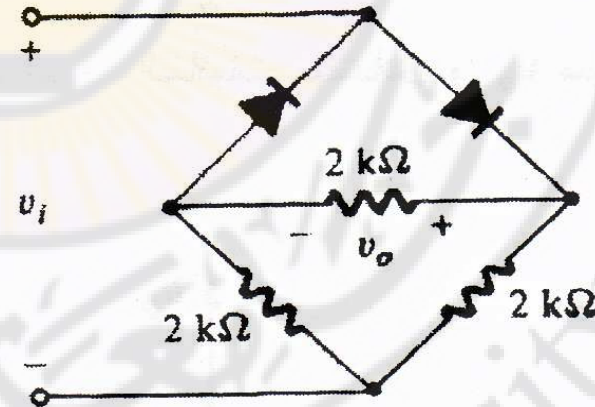
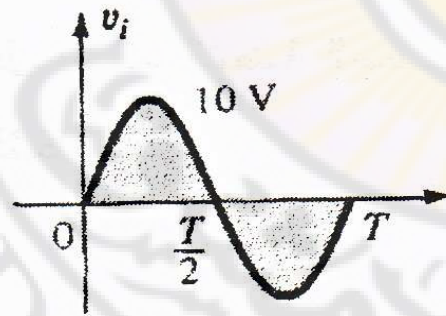


# Diode Applications

السؤال الثاني: /10/ درجات تكميلية 2013/2014

في الدارة المبينة بالشكل أدناه وبفرض أن التناثيات مثالية، المطلوب:

1. احسب ثم ارسم شكل إشارة  $V_o$  ..... (2+5) درجة
2. احسب جهد القمة العكسي  $PIV$  ..... (3) درجة



# Diode Applications

---

# Diode Applications

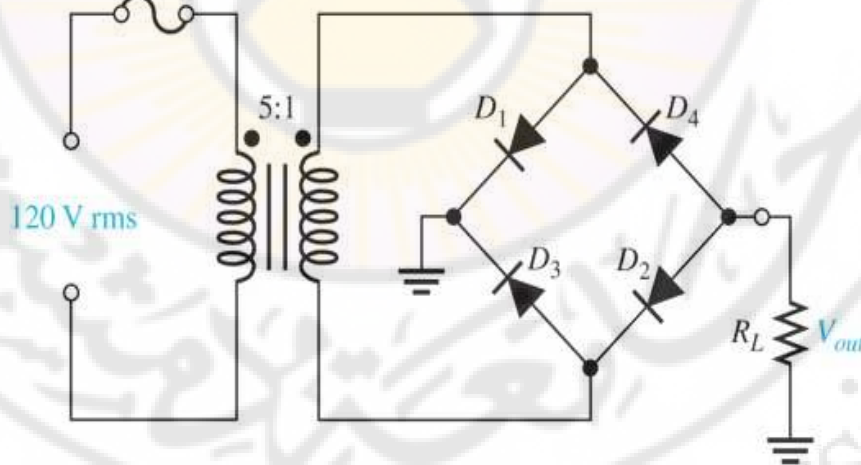
السؤال الأول: /12/ درجات فصل ثاني 2014/2015

في الدارة المبينة أدناه المطلوب:

(1) ارسم وبشكل واضح شكل إشارة الخرج  $V_{out}$  (مبيناً مطال ودور الإشارة) مستخدماً النموذج العملي للديود، علماً أن  $R_L = 220 \Omega$  ..... (6) درجة

(2) أضف إلى خرج الدارة وعلى التفرع مع  $R_L$  مكثفة قيمته  $1000 \mu F$ ، احسب قيمة عامل التعرج. (3) درجة

(3) حدد جهد القمة العكس  $DIV$  (Peak Inverse Voltage) المستخدمة ..... (3) درجة



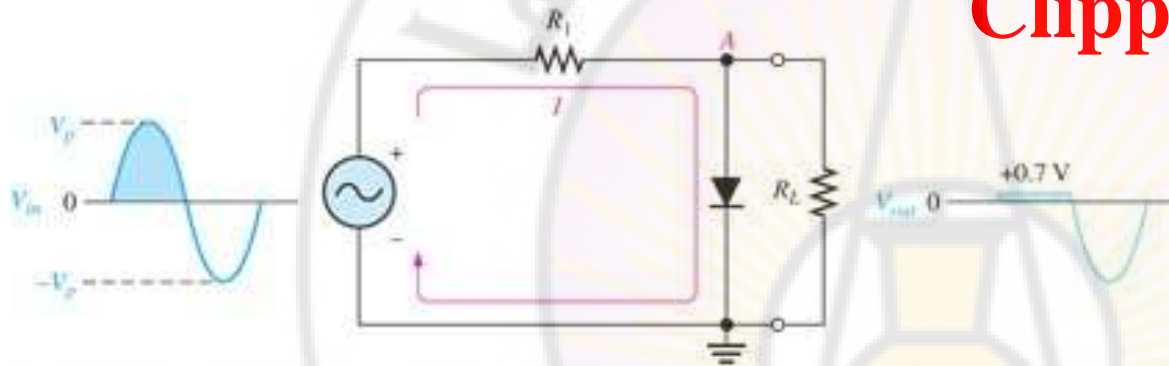
# Diode Applications

---

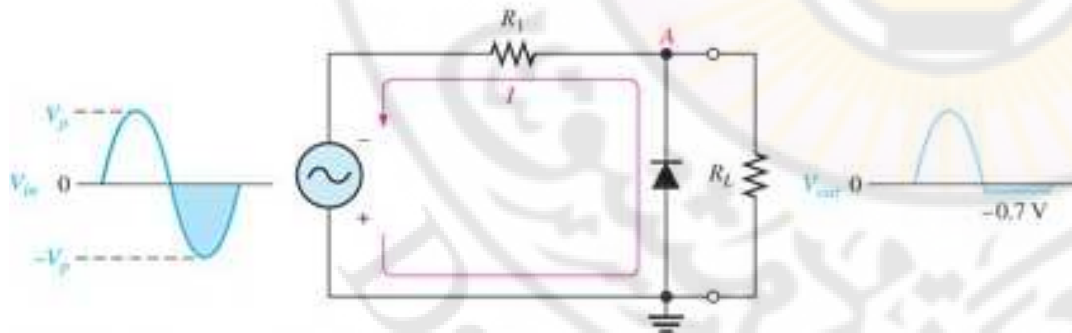
# Diode Applications

## 3. دارات القص: Clippers

وهي دارات نستطيع من خلالها الحصول على جزء مرغوب من إشارة الدخل المتناوبة

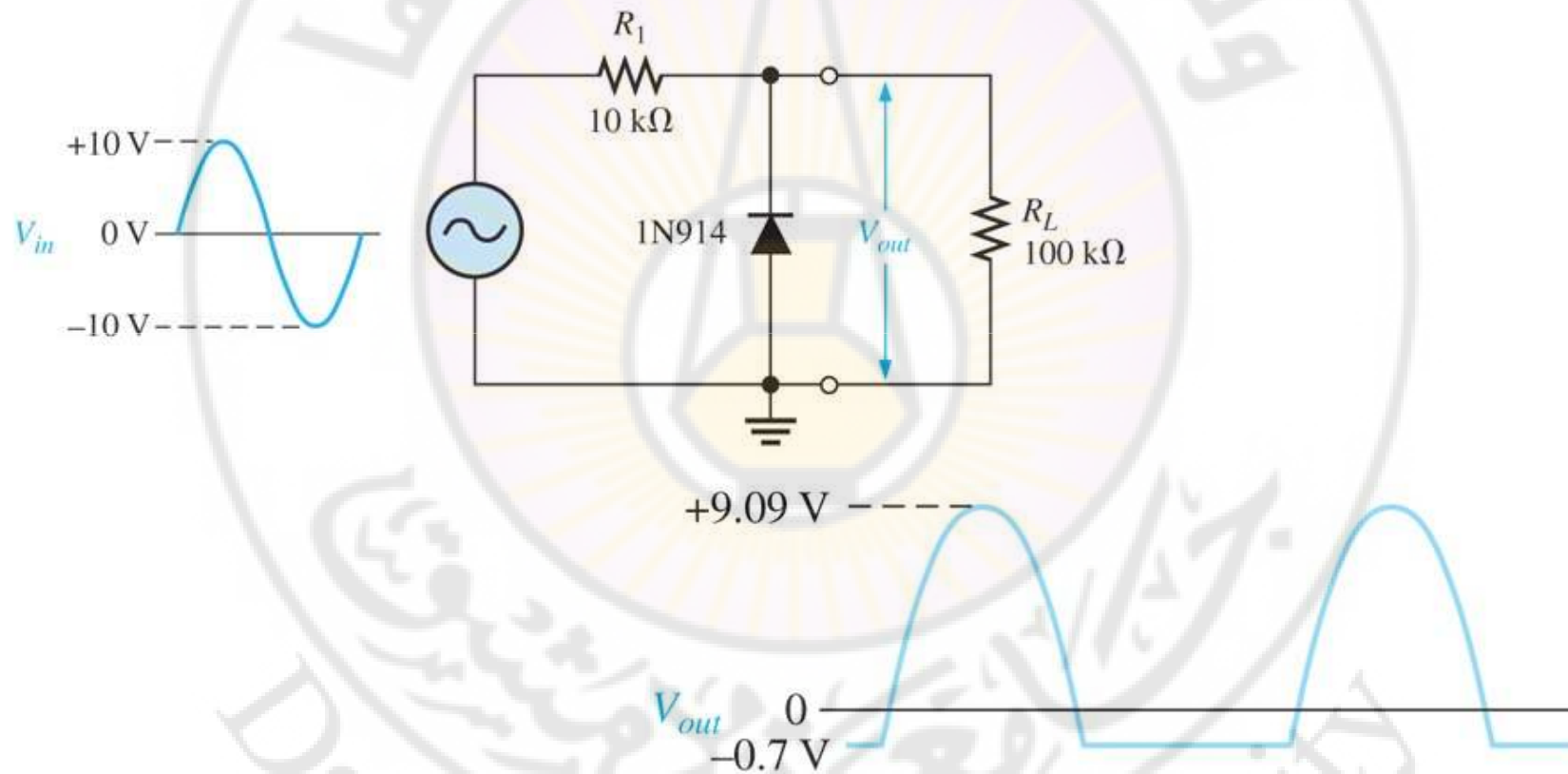


(a) Limiting of the positive alternation. The diode is forward-biased during the positive alternation (above 0.7 V) and reverse-biased during the negative alternation.

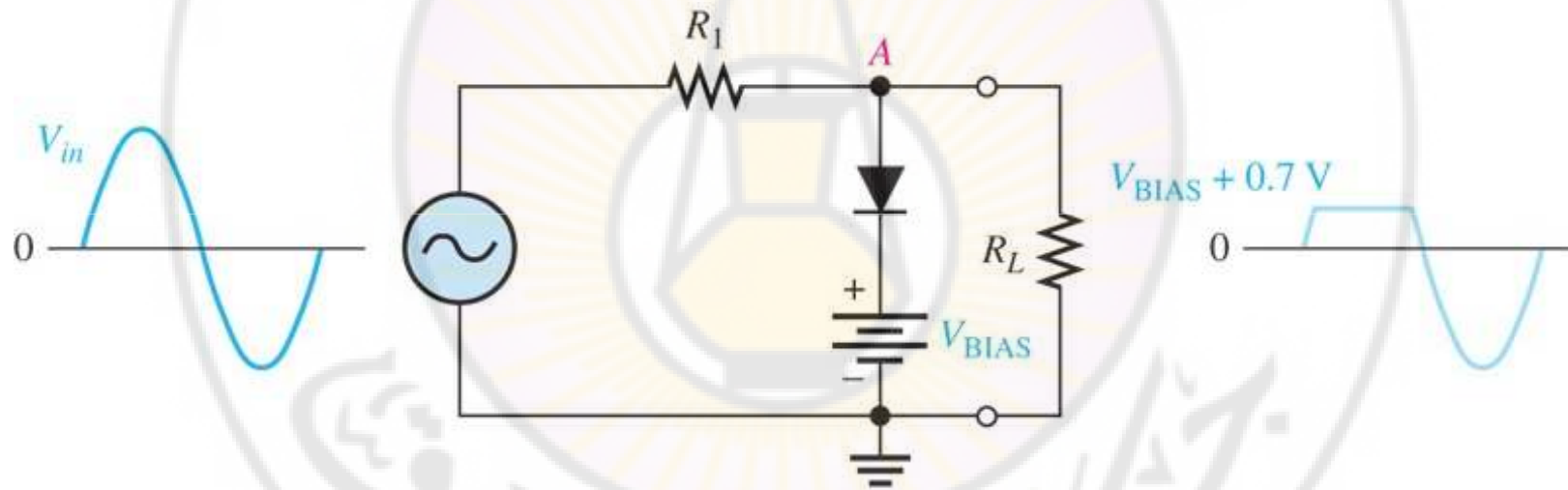


(b) Limiting of the negative alternation. The diode is forward-biased during the negative alternation (below -0.7 V) and reverse-biased during the positive alternation.

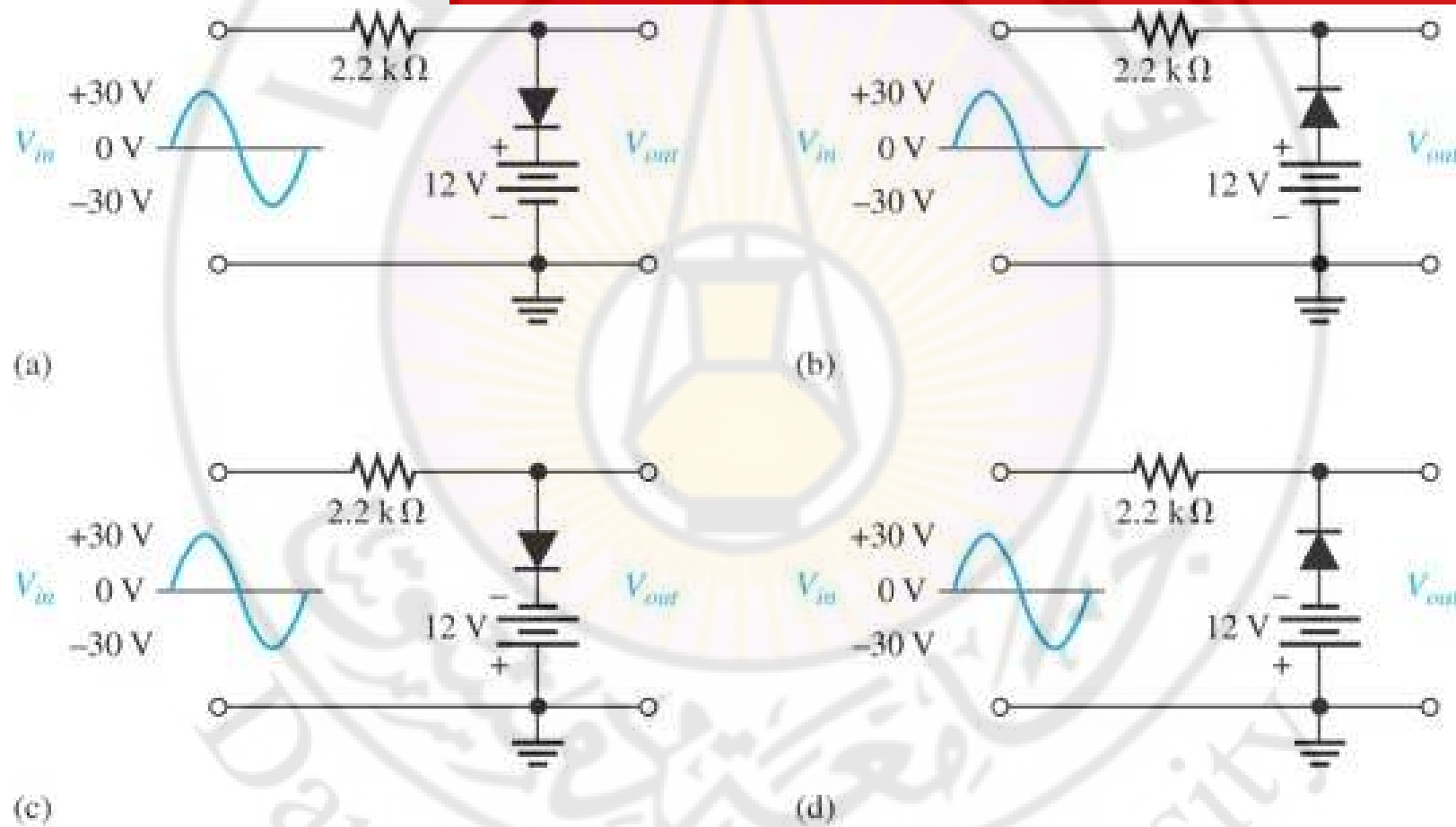
# Diode Applications



# Diode Applications

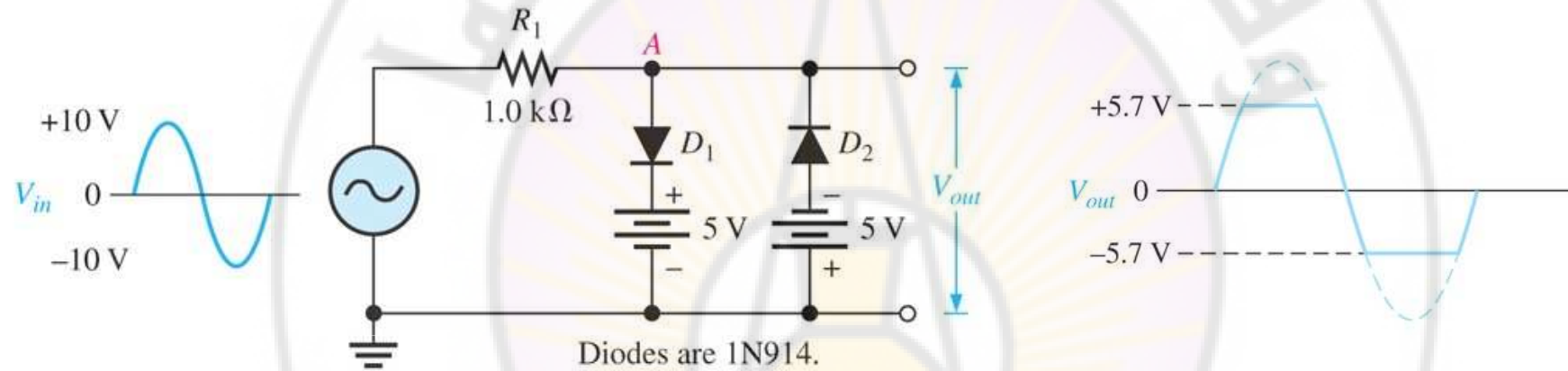


# Diode Applications

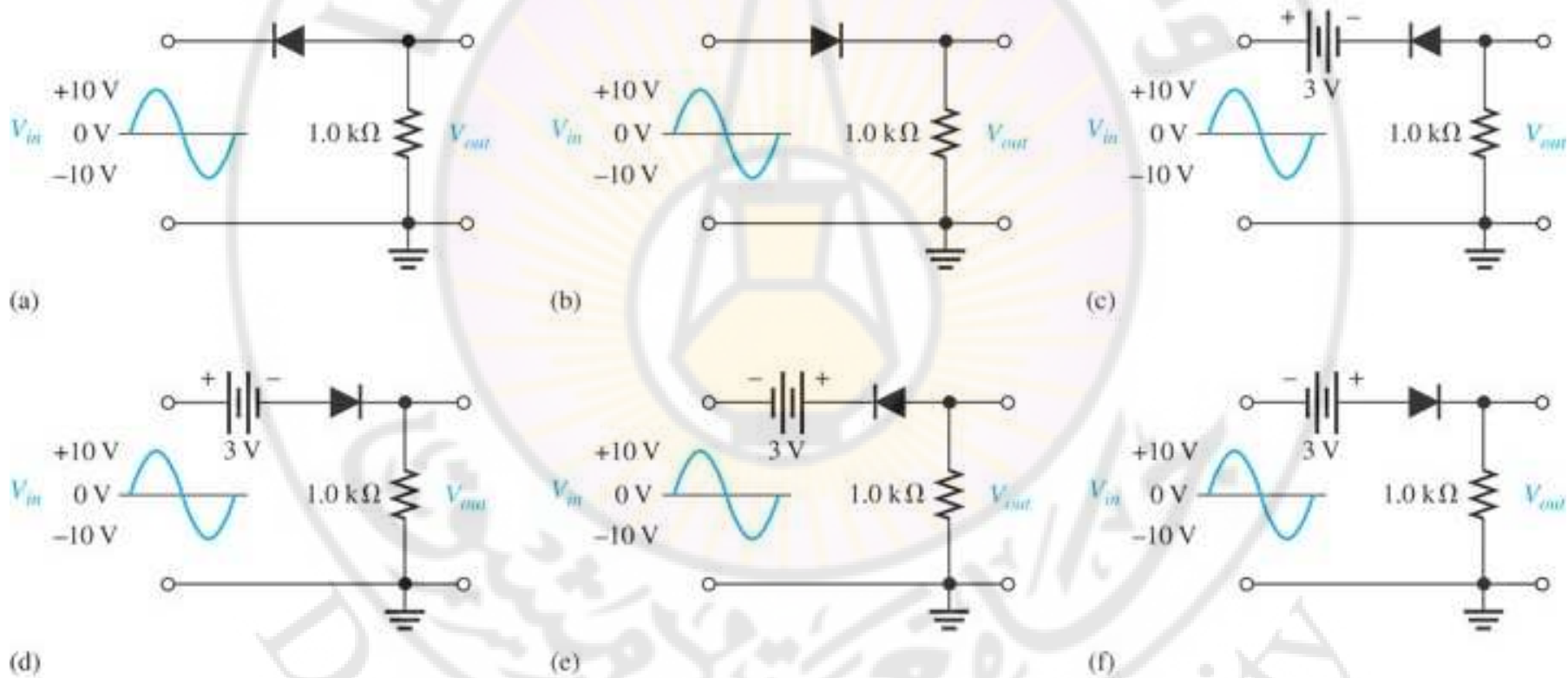




# Diode Applications



# Diode Applications



# Diode Applications

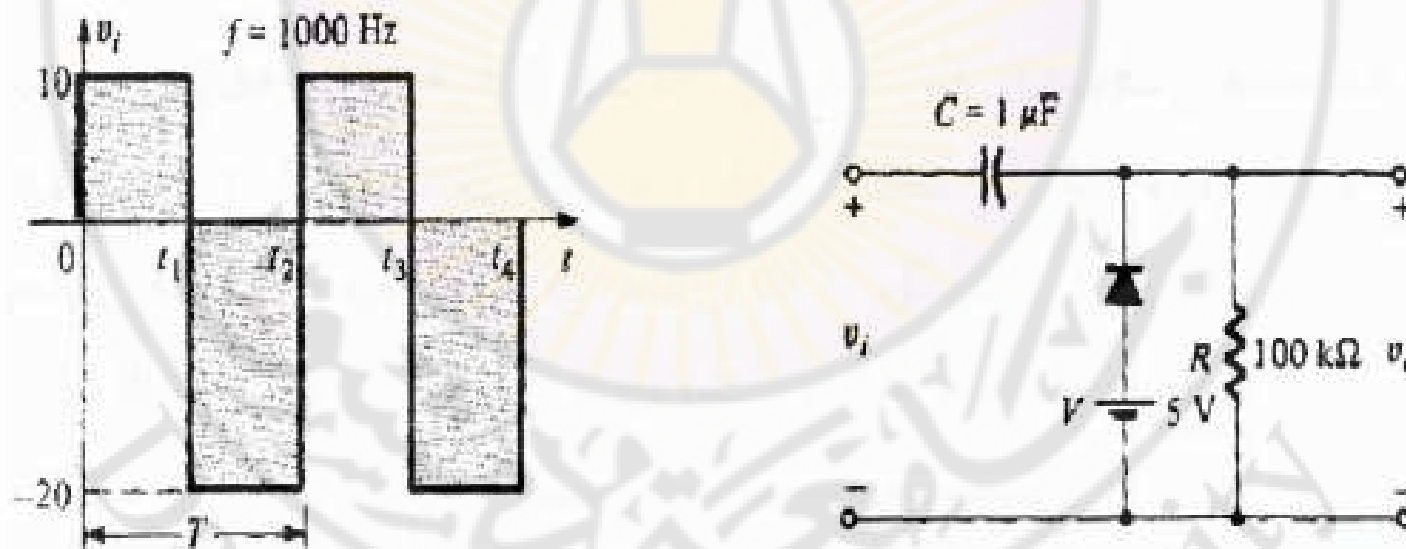
---

## 3. دارات الإزاحة: Clampers

# Diode Applications

مثال:

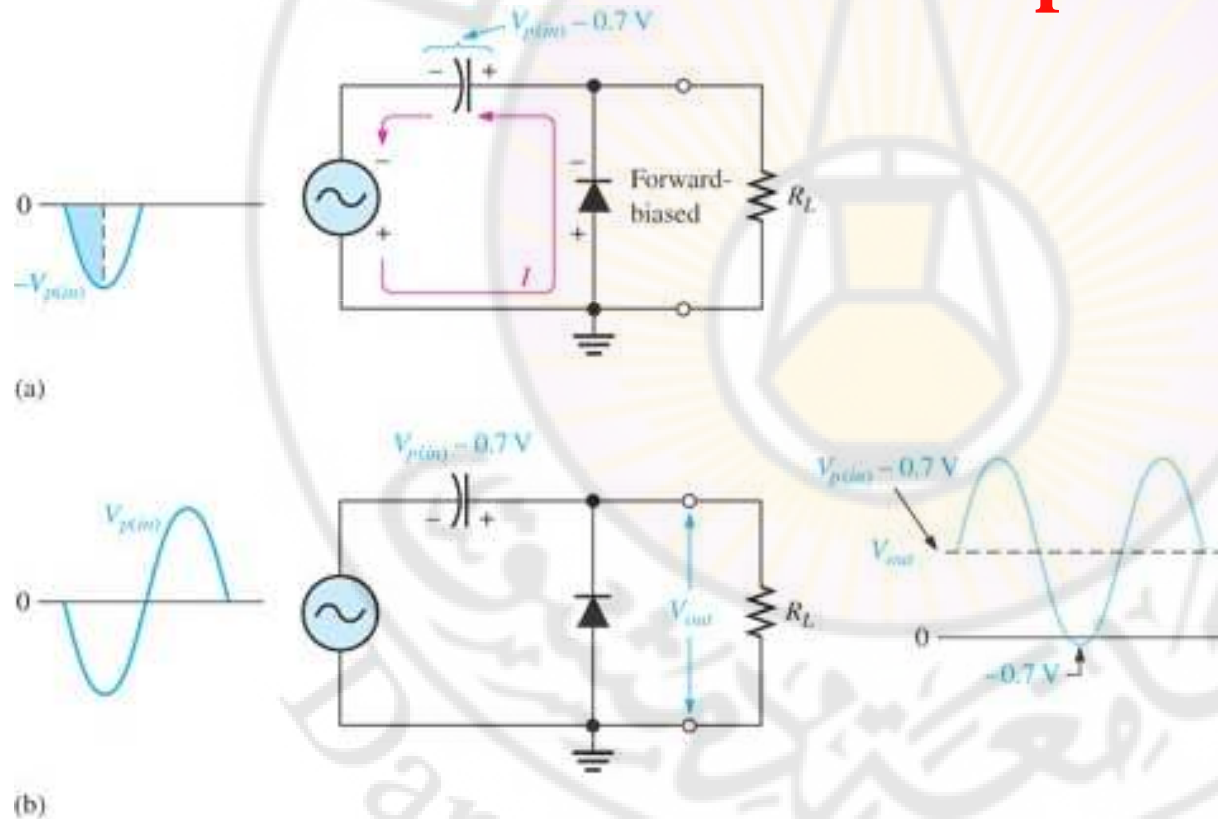
في الدارة المبينة أدناه المطلوب: ناقش ثم ارسم إشارة الخرج



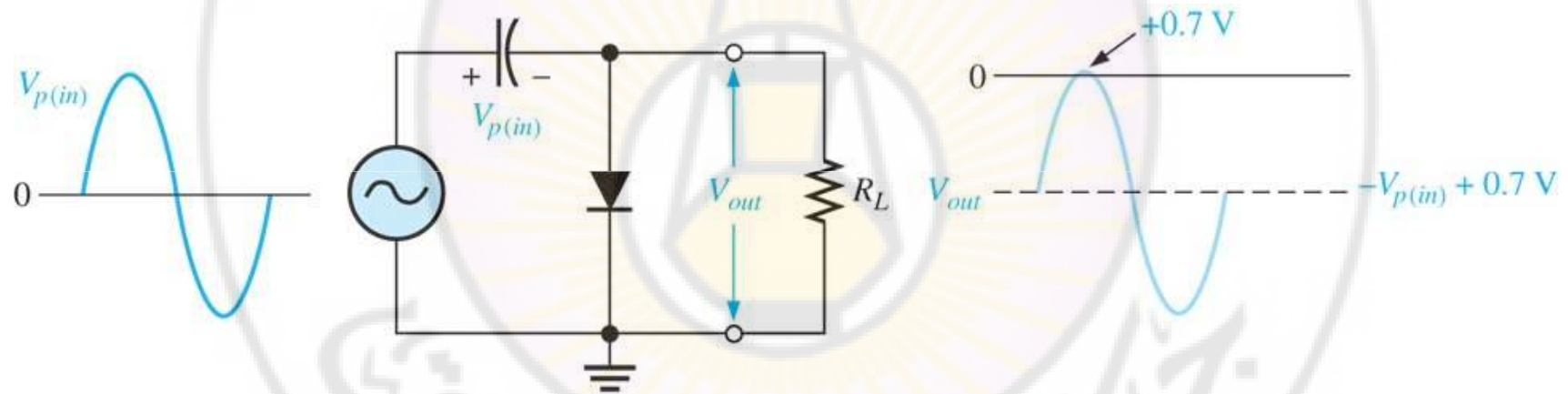
# Diode Applications

## 3. دارات الإزاحة: Clampers

وهي دارات نستطيع من خلالها إزاحة إشارة الدخل المتناوبة بمقدار مرغوب.

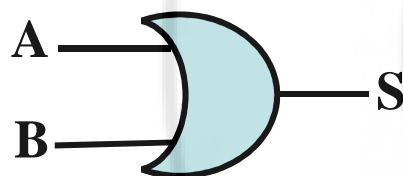


# Diode Applications



# Diode Applications

## 3. دارات التبديل باستخدام الديودات:



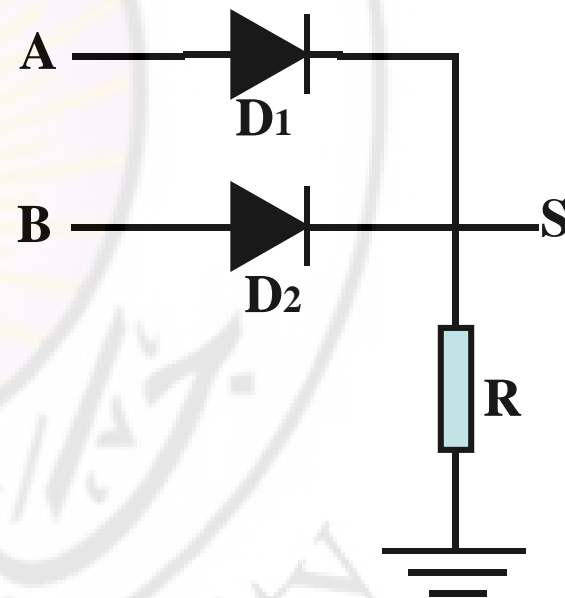
الرمز الكهربائي

$$S = A \oplus B$$

المعادلة الرياضية

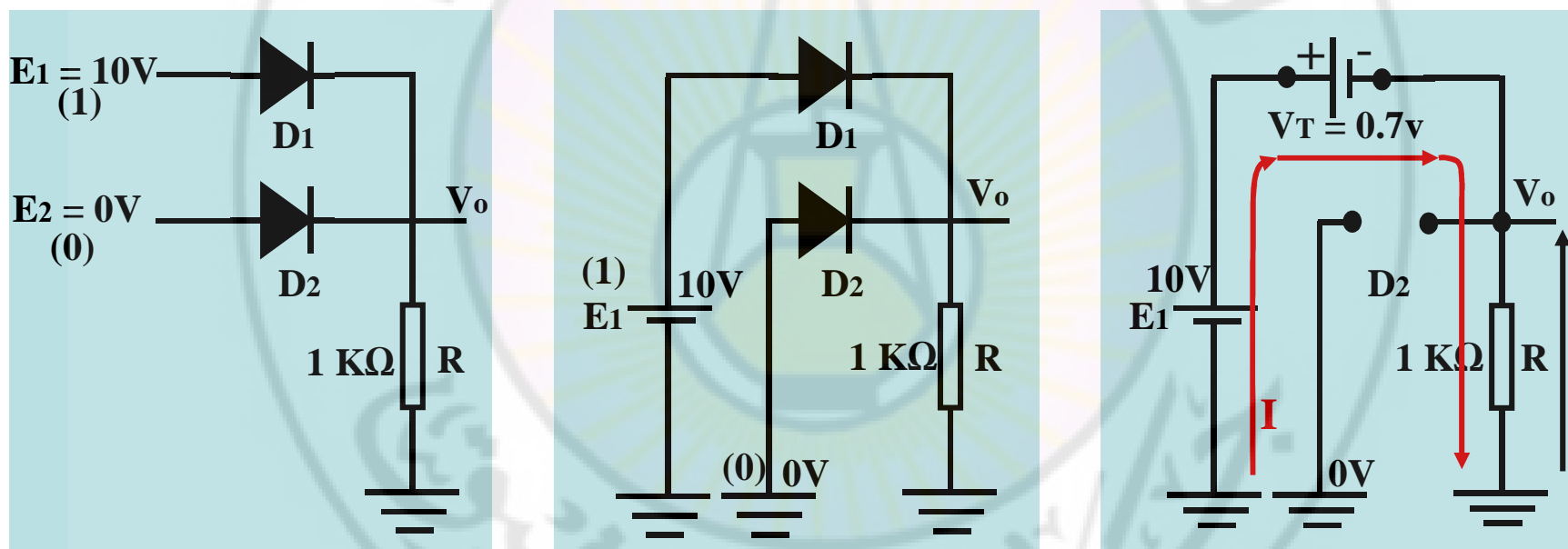
A	B	S
0	0	0
0	1	1
1	0	1
1	1	1

جدول الحقيقة



# Diode Applications

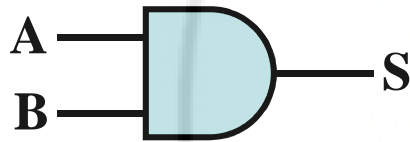
مثال: حدد الجهد  $V_o$  للدارة التالية علماً أن  $V_T = 0.7V$ :



$$V_o = E_1 - V_D = 10 - 0.7 = 9.3 \text{ V} \quad I = \frac{E_1 - V_D}{R} = \frac{10 - 0.7}{1\text{K}\Omega} = 9.3\text{mA}$$



# Diode Applications



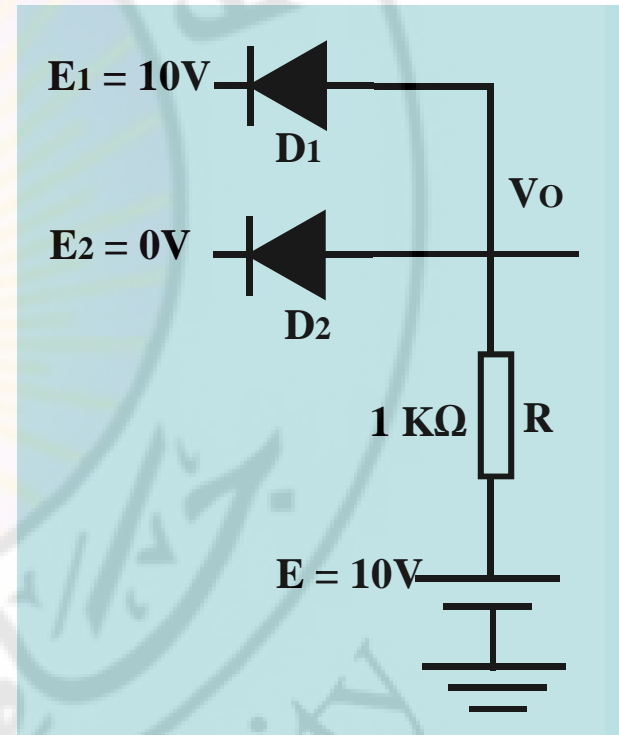
الرمز الكهربائي

$$S = A \otimes B$$

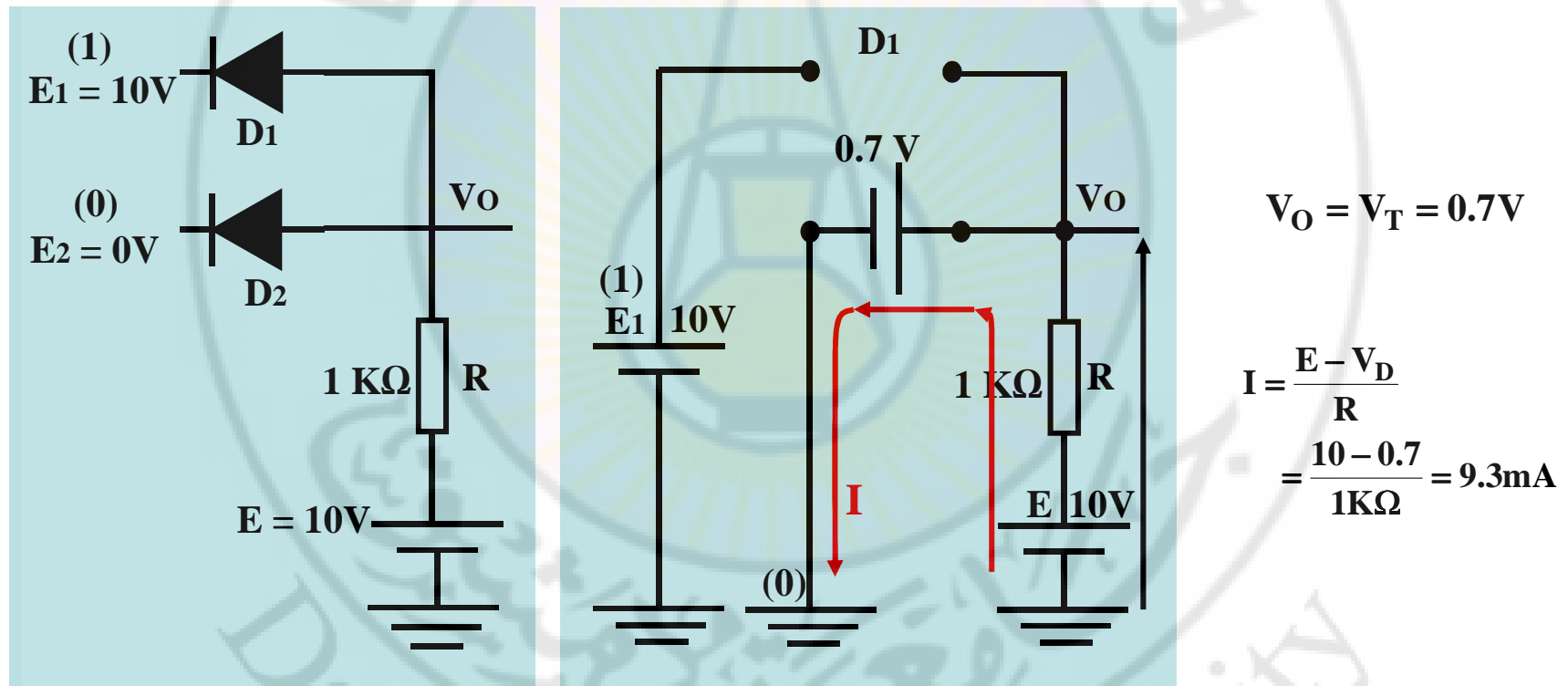
المعادلة الرياضية

A	B	S
0	0	0
0	1	0
1	0	0
1	1	1

جدول الحقيقة



# Diode Applications





ERROR: undefined  
OFFENDING COMMAND: Diode

STACK:

```
(4)  
/Title  
(  
/Subject  
(D:20171003184249+03'00')  
/ModDate  
(  
/Keywords  
(PDFCreator Version 0.9.5)  
/Creator  
(D:20171003184249+03'00')  
/CreationDate  
(Nawar)  
/Author  
-mark-
```

